

Docket No.: 57454-104

Handwritten: #2, Bella, 5-15-01
PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Tadashi SAKAMOTO

Serial No.:

Group Art Unit:

Filed: May 01, 2001

Examiner:

For: IMAGE DATA CONVERSION DEVICE AND IMAGE DATA CONVERSION
METHOD FOR CONVERTING THE ORDER OF PIXELS



**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents
Washington, DC 20231

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims the priority of:

Japanese Patent Application No. 2000-218477,
filed July 19, 2000

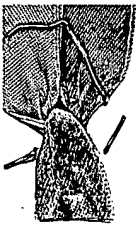
cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Handwritten signature of Stephen A. Becker
Stephen A. Becker
Registration No. 26,527

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 SAB:dtb
Date: May 1, 2001
Facsimile: (202) 756-8087



日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

57454-104

Sakamoto

May 1, 2001

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.



出願年月日

Date of Application:

2000年 7月19日

出願番号

Application Number:

特願2000-218477

出願人

Applicant(s):

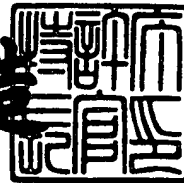
三菱電機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 8月11日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3063929

【書類名】 特許願
【整理番号】 524602JP01
【提出日】 平成12年 7月19日
【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/40
H04N 1/41
G06F 3/06
G09G 5/00
G09G 5/36

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 坂本 直史

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100091409

【弁理士】

【氏名又は名称】 伊藤 英彦

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100096792

【弁理士】

【氏名又は名称】 森下 八郎

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像データ変換装置および画像データ変換方法

【特許請求の範囲】

【請求項 1】 横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換装置であって、前記画像データは、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータを含む第 1 の 1 次元データであり、

前記画像データ変換装置は、

前記第 1 の 1 次元データを記憶するラインメモリと、

前記ラインメモリに接続され、前記第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータを検出するための検出手段と、

前記ラインメモリと前記検出手段とに接続され、前記第 1 の 1 次元データの中から、先頭の画素データの位置から前記 M の倍数分離れた位置の画素データを順次取出すことを N 回繰返す処理を、先頭の画素データの位置を 1 個ずつずらして M 回繰返して、第 2 の 1 次元データに変換するための変換手段とを含む、画像データ変換装置。

【請求項 2】 横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換装置であって、前記画素データは、横 M/P 列 (P は正の整数であって、 P は M の約数)、縦 N/R 行 (R は正の整数であって、 R は N の約数) のデータブロックに分割され、かつ、分割された前記データブロックに含まれる画素データは可変長符号データに圧縮され、前記画像データは、複数の前記可変長符号データと、横方向の画素数 M を表わすデータと、前記データブロックの横方向の画素数 P を表わすデータとを含む第 1 の 1 次元データであり、前記可変長符号データは、前記データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、

前記画像データ変換装置は、

前記第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、前記データブロックの横方向の画素数 P を表わすデータとを検出するための検出手段

と、

前記検出手段に接続され、前記第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する 1 列分の画素データを横方向に P 回繰返して出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、第 2 の 1 次元データに変換するための変換手段とを含む、画像データ変換装置。

【請求項 3】 横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換装置であって、前記画素データは、横 M/P 列 (P は正の整数であって、 P は M の約数)、縦 N/R 行 (R は正の整数であって、 R は N の約数) のデータブロックに分割され、かつ、分割された前記データブロックに含まれる画素データは可変長符号データに圧縮され、前記画像データは、複数の前記可変長符号データと、横方向の画素数 M を表わすデータと、前記データブロックの横方向の画素数 P を表わすデータとを含む第 1 の 1 次元データであり、前記可変長符号データは、前記データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、

前記画像データ変換装置は、

前記第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、前記データブロックの横方向の画素数 P を表わすデータとを検出するための検出手段と、

前記検出手段に接続され、前記第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する P 列分の画素データを並列的に出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、 P 本の第 2 の 1 次元データに変換するための変換手段とを含む、画像データ変換装置。

【請求項 4】 前記第 1 の 1 次元データは、J P E G 方式により圧縮された 1 次元データである、請求項 2 または 3 に記載の画像データ変換装置。

【請求項 5】 前記画像データは、一定数のデータブロックごとに設けられたマーカをさらに含み、

前記変換手段は、前記第 1 の 1 次元データの中から、先頭のデータブロックから始めて、前記マーカを用いて、先頭の画素を含むデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号するための手段を含む、請求項 2 または 3 に記載の画像データ変換装置。

【請求項 6】 前記第 1 の 1 次元データは、前記第 1 の 1 次元データにおける、R 行毎の各行の先頭データを含む (N/R) 個のデータブロックの位置を表わす位置情報をさらに含み、

前記データ変換装置は、

(N/R) 個のバッファと、各前記 (N/R) 個のバッファは、少なくとも 1 個のデータブロックに対応する可変長符号データを記憶するだけの容量を有し、

前記 (N/R) 個のバッファに選択的に接続され、前記可変長符号データを復号するための復号手段と、

各前記 (N/R) 個のバッファと前記復号手段とに接続され、前記バッファと前記復号手段とを制御して、前記位置情報に基づいて縦方向の各データブロック毎に可変長符号データを前記 1 次元データの中から取出して、対応する前記バッファに格納しながら、他のバッファに格納された可変長符号データを前記復号手段に転送することを繰返し行なうための制御手段とをさらに含む、請求項 2 または 3 に記載の画像データ変換装置。

【請求項 7】 横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換方法であって、前記画像データは、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータを含む第 1 の 1 次元データであり、

前記画像データ変換方法は、

前記第 1 の 1 次元データが記憶されたラインメモリから、前記第 1 の 1 次元デ

ータを読み出して、横方向の画素数 M を表わすデータを検出する検出ステップと、
 前記第 1 の 1 次元データの中から、先頭の画素データの位置から前記 M の倍数
 分離れた位置の画素データを順次取出すことを N 回繰返す処理を、先頭の画素デ
 ータの位置を 1 個ずつずらして M 回繰返して、第 2 の 1 次元データに変換する変
 換ステップとを含む、画像データ変換方法。

【請求項 8】 横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素デ
 ータを表わす画像データを変換する画像データ変換方法であって、前記画素デ
 ータは、横 M/P 列 (P は正の整数であって、 P は M の約数)、縦 N/R 行 (R は
 正の整数であって、 R は N の約数) のデータブロックに分割され、かつ、分割さ
 れた前記データブロックに含まれる画素データは可変長符号データに圧縮され、
 前記画像データは、複数の前記可変長符号データと、横方向の画素数 M を表わす
 データと、前記データブロックの横方向の画素数 P を表わすデータとを含む第 1
 の 1 次元データであり、前記可変長符号データは、前記データブロックの各行を
 列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列さ
 れており、

前記画像データ変換方法は、

前記第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、前記
 データブロックの横方向の画素数 P を表わすデータとを検出する検出ステップと

前記第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭の
 データブロックから (M/P) の倍数分離れた位置のデータブロックに対応する
 可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向
 に連続する 1 列分の画素データを横方向に P 回繰返して出力することを、先頭の
 データブロックの位置を 1 個ずつずらして (M/P) 回繰返して、第 2 の 1 次元
 データに変換する変換ステップとを含む、画像データ変換方法。

【請求項 9】 横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素デ
 ータを表わす画像データを変換する画像データ変換方法であって、前記画素デ
 ータは、横 M/P 列 (P は正の整数であって、 P は M の約数)、縦 N/R 行 (R は
 正の整数であって、 R は N の約数) のデータブロックに分割され、かつ、分割さ

れた前記データブロックに含まれる画素データは可変長符号データに圧縮され、前記画像データは、複数の前記可変長符号データと、横方向の画素数 M を表わすデータと、前記データブロックの横方向の画素数 P を表わすデータとを含む第1の1次元データであり、前記可変長符号データは、前記データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、

前記画像データ変換方法は、

前記第1の1次元データの中から、横方向の画素数 M を表わすデータと、前記データブロックの横方向の画素数 P を表わすデータとを検出する検出ステップと

前記第1の1次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する P 列分の画素データを並列的に出力することを、先頭のデータブロックの位置を1個ずつずらして (M/P) 回繰返して、 P 本の第2の1次元データに変換する変換ステップとを含む、画像データ変換方法。

【請求項10】 前記第1の1次元データは、J P E G方式により圧縮された1次元データである、請求項8または9に記載の画像データ変換方法。

【請求項11】 前記画像データは、一定数のデータブロックごとに設けられたマーカをさらに含み、

前記変換ステップは、前記第1の1次元データの中から、先頭のデータブロックから始めて、前記マーカを用いて、先頭の画素を含むデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号するステップを含む、請求項8または9に記載の画像データ変換方法。

【請求項12】 前記第1の1次元データは、前記第1の1次元データにおける、 R 行毎の各行の先頭データを含む (N/R) 個のデータブロックの位置を表わす位置情報をさらに含み、

前記データ変換方法は、

前記位置情報に基づいて縦方向の各データブロック毎に可変長符号データを前記 1 次元データの中から取出して、各々少なくとも 1 個のデータブロックに対応する可変長符号データを記憶する容量をそれぞれ有する (N/R) 個のバッファの中の対応するバッファに格納する格納ステップと、

他のバッファに格納された可変長符号データを復号する復号ステップと、

前記格納ステップと前記復号ステップとを繰返し行なうための制御ステップとをさらに含む、請求項 8 または 9 に記載の画像データ変換方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、多数の画素データが記録された 2 次元画像データを出力する技術に関し、特に、記録された順序とは異なる順序で画素データを出力する技術に関する。

【0002】

【従来の技術】

最近のデジタルカメラの増加に伴い、デジタルカメラをコンピュータに接続して、デジタルカメラにより撮像した画像を、コンピュータに接続されたプリンタで印刷する機会が増えている。また、コンピュータを用いずに、デジタルカメラ専用のプリンタにデジタルカメラを接続して、デジタルカメラにより撮像した画像を、そのプリンタで印刷する機会が増えている。いずれの場合においても、デジタルカメラから送信される画像データの中には、図 20 に示すように左から右への横 1 ライン分の画素を上から下に並べた順序で、各画素のデータが配置されている。このような画像データに基づいて画像を印刷する場合には、前述の画素の順序で配置されたデータをプリンタに送信して、図 21 に示すような方向で用紙をプリンタの印字ヘッドが走査することにより画像が印刷される。

【0003】

しかし、印刷用紙の大きさおよび印字ヘッドの走査方向の制限などにより、図 22 に示すように、上から下への縦 1 ライン分の画素を左から右に並べた順で印字ヘッドを走査することにより画像を印刷したい場合がある。この場合、図 20

に示す画素の順序からなる画像データを受信すると、受信した画像データの全てをフレームメモリまたはページメモリと呼ばれているメモリに一旦記憶させる。フレームメモリから、上から下への縦1ライン分の画素を左から右に並べた順でプリンタに送信する。このようにして画像データをプリンタに送信するのでは、大容量のフレームメモリが必要になる。

【0004】

また、デジタルカメラから送信される画像データが、J P E G (Joint Photographic Experts Group) 方式等により圧縮されている場合には、一旦全ての圧縮データを伸長して、フレームメモリに記憶してから、上から下の縦1ライン分の画素データを左から右に並べた順でプリンタに送信する。このようにして画像データをプリンタに送信する場合、大容量のフレームメモリが必要になることに加えて、プリンタへ送信する前に全ての画素データを伸長する処理時間が必要になる。

【0005】

一方、圧縮された画像データに対して画像の回転出力を高速に行なうことを目的とした特開平8-317225公報に開示される画像データ圧縮・伸長装置がある。

【0006】

この公報に開示された装置は、1ページ分の画像データが n 画素 \times n 画素分の画像データを1単位とした複数個の矩形ブロックに分割され、分割された各矩形ブロック単位で圧縮コードが生成され、各矩形ブロックに対する圧縮コードを記憶する圧縮コードバッファと、各圧縮コードについての圧縮コードバッファにおけるアドレスを、各矩形ブロックに対して与えられているブロック番号に対応付けて記憶する圧縮コードテーブルと、圧縮コードテーブルに記憶された特定のブロック番号に基づいてアドレスを読み出して、読み出したアドレスに基づいて圧縮コードバッファに記憶された圧縮コードを読み出して伸張する伸張回路と、伸張データを矩形ブロックのブロック位置情報に応じて並べ替えた画像データを出力する出力回路とを含む。

【0007】

この公報に開示された装置によると、必要な圧縮コードだけを読み出して伸張するといった処理が可能になり、回転画像などの出力が高速に行なうことができる。

【 0 0 0 8 】

【発明が解決しようとする課題】

しかしながら、前述の公報に開示された装置では、圧縮コードバッファにおける各圧縮コードのアドレスを記憶する圧縮コードテーブルが必要である。そのため、この装置は、このような全ての圧縮コードのアドレスを記憶したテーブルを持たない圧縮画像データについては、適用できない。

【 0 0 0 9 】

本発明は、上述の課題を解決するためになされたものであって、圧縮コードに対するデータが記憶されている必要がなく、大容量のメモリが必要でない、画像データに含まれる画素の並びを変換して出力することができる画像データ変換装置および画像データ変換方法を提供することである。

【 0 0 1 0 】

【課題を解決するための手段】

第 1 の発明に係る画像データ変換装置は、横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換装置であって、画像データは、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータを含む第 1 の 1 次元データであり、画像データ変換装置は、

第 1 の 1 次元データを記憶するラインメモリと、ラインメモリに接続され、第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータを検出するための検出手段と、ラインメモリと検出手段とに接続され、第 1 の 1 次元データの中から、先頭の画素データの位置から M の倍数分離れた位置の画素データを順次取出すことを N 回繰返す処理を、先頭の画素データの位置を 1 個ずつずらして M 回繰返して、第 2 の 1 次元データに変換するための変換手段とを含む。

【 0 0 1 1 】

第 1 の発明によると、ラインメモリは、第 1 の 1 次元データを記憶する。検出手段は、第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータを検出

する。変換手段は、第 1 の 1 次元データの中から、先頭の画素データの位置から M の倍数分離れた位置の画素データを順次取出すことを N 回繰返す処理を、先頭の画素データの位置を 1 個ずつずらして M 回繰返して、第 2 の 1 次元データに変換する。これにより、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータが、縦方向に連続する N 行分の画素データを横方向に順次 M 回繰返したデータになる。その結果、第 1 の 1 次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、第 1 の 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することができる。

【 0 0 1 2 】

第 2 の発明に係る画像データ変換装置は、横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換装置であって、画素データは、横 M/P 列 (P は正の整数であって、 P は M の約数)、縦 N/R 行 (R は正の整数であって、 R は N の約数) のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データは可変長符号データに圧縮され、画像データは、複数の可変長符号データと、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを含む第 1 の 1 次元データであり、可変長符号データは、データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、画像データ変換装置は、第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを検出するための検出手段と、検出手段に接続され、第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する 1 列分の画素データを横方向に P 回繰返して出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、第 2 の 1 次元データに変換するための変換手段とを含む。

【 0 0 1 3 】

第2の発明によると、検出手段は、第1の1次元データの中から、横方向の画素数Mを表わすデータと、データブロックの横方向の画素数Pを表わすデータとを検出する。変換手段は、第1の1次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する1列分の画素データを横方向にP回繰返して出力することを、先頭のデータブロックの位置を1個ずつずらして (M/P) 回繰返して、第2の1次元データに変換する。これにより、横 M/P 列、縦 N/R 行のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データが可変長符号データに圧縮された画像データにおいて、横方向に連続するM列分の画素データを縦方向に順次N回繰返したデータが、縦方向に連続するN行分の画素データを横方向に順次M回繰返したデータになる。その結果、第1の1次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、第1の1次元データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することができる。

【 0 0 1 4 】

第3の発明に係る画像データ変換装置は、横M列（Mは正の整数）×縦N行（Nは正の整数）の画素データを表わす画像データを変換する画像データ変換装置であって、画素データは、横 M/P 列（Pは正の整数であって、PはMの約数）、縦 N/R 行（Rは正の整数であって、RはNの約数）のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データは可変長符号データに圧縮され、画像データは、複数の可変長符号データと、横方向の画素数Mを表わすデータと、データブロックの横方向の画素数Pを表わすデータとを含む第1の1次元データであり、可変長符号データは、データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、画像データ変換装置は、第1の1次元データの中から、横方向の画素数Mを表わすデータと、データブロックの横方向の画素数Pを表わすデータとを検出するための検出手段と、検出手段に接続され、第1の1次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離

れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する P 列分の画素データを並列的に出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、 P 本の第 2 の 1 次元データに変換するための変換手段とを含む。

【 0 0 1 5 】

第 3 の発明によると、検出手段は、第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを検出する。変換手段は、第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する P 列分の画素データを並列的に出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、 P 本の第 2 の 1 次元データに変換する。これにより、横 M/P 列、縦 N/R 行のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データが可変長符号データに圧縮された画像データにおいて、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータが、縦方向に連続する N 行分の画素データを横方向に順次 M 回繰返した P 列分単位のデータになる。その結果、第 1 の 1 次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、第 1 の 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することができる。

【 0 0 1 6 】

第 4 の発明に係る画像データ変換装置は、第 2 または 3 の発明の構成に加えて、第 1 の 1 次元データは、J P E G 方式により圧縮された 1 次元データである。

【 0 0 1 7 】

第 4 の発明によると、J P E G 方式により圧縮された 1 次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、圧縮された 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することができる。

【 0 0 1 8 】

第5の発明に係る画像データ変換装置は、第2または3の発明の構成に加えて、画像データは、一定数のデータブロックごとに設けられたマーカをさらに含み、変換手段は、第1の1次元データの中から、先頭のデータブロックから始めて、マーカを用いて、先頭の画素を含むデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号するための手段を含む。

【0019】

第5の発明によると、変換手段は、第1の1次元データの中から、先頭のデータブロックから始めて、マーカを用いて、先頭の画素を含むデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号する。これにより、マーカ間に存在するデータブロック数は予め明らかであるため、このマーカ間に含まれるデータブロック数を判断することなく、 (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出することができる。

【0020】

第6の発明に係る画像データ変換装置は、第2または3の発明の構成に加えて、第1の1次元データは、第1の1次元データにおける、R行毎の各行の先頭データを含む (N/R) 個のデータブロックの位置を表わす位置情報をさらに含み、データ変換装置は、 (N/R) 個のバッファと、各 (N/R) 個のバッファは、少なくとも1個のデータブロックに対応する可変長符号データを記憶するだけの容量を有し、 (N/R) 個のバッファに選択的に接続され、可変長符号データを復号するための復号手段と、各 (N/R) 個のバッファと復号手段とに接続され、バッファと復号手段とを制御して、位置情報に基づいて縦方向の各データブロック毎に可変長符号データを1次元データの中から取出して、対応するバッファに格納しながら、他のバッファに格納された可変長符号データを復号手段に転送することを繰返し行なうための制御手段とをさらに含む。

【0021】

第6の発明によると、 (N/R) 個のバッファは、少なくとも1個のデータブロックに対応する可変長符号データを記憶する。復号手段は、可変長符号データ

を復号する。制御手段は、バッファと復号手段とを制御して、位置情報に基づいて縦方向の各データブロック毎に可変長符号データを1次元データの中から取出して、対応するバッファに格納しながら、他のバッファに格納された可変長符号データを復号手段に転送することを繰返し行なう。これにより、縦方向の各データブロック毎に第1の1次元データをバッファに格納しながら、他のバッファに格納された可変長符号データを復号することができる。ある列の異なる2つの行について、一方の行のデータブロックに対応する可変長符号をバッファに格納しながら、他方の行のデータブロックに対応する可変長符号を復号することができる。その結果、少なくとも1個のデータブロックに対応する可変長符号データを記憶するだけの小さな容量のバッファを用いて、第1の1次元データに含まれる画素の並びを高速に変換して出力することができる画像データ変換装置を提供することができる。

【0022】

第7の発明に係る画像データ変換方法は、横M列（Mは正の整数）×縦N行（Nは正の整数）の画素データを表わす画像データを変換する画像データ変換方法であって、画像データは、横方向に連続するM列分の画素データを縦方向に順次N回繰返したデータを含む第1の1次元データであり、画像データ変換方法は、第1の1次元データが記憶されたラインメモリから、第1の1次元データを読み出して、横方向の画素数Mを表わすデータを検出する検出ステップと、第1の1次元データの中から、先頭の画素データの位置からMの倍数分離れた位置の画素データを順次取出すことをN回繰返す処理を、先頭の画素データの位置を1個ずつずらしてM回繰返して、第2の1次元データに変換する変換ステップとを含む。

【0023】

第7の発明によると、第1の1次元データが記憶されたラインメモリから、第1の1次元データを読み出して、検出ステップは、横方向の画素数Mを表わすデータを検出する。変換ステップは、第1の1次元データの中から、先頭の画素データの位置からMの倍数分離れた位置の画素データを順次取出すことをN回繰返す処理を、先頭の画素データの位置を1個ずつずらしてM回繰返して、第2の1次元データに変換する。これにより、これにより、横方向に連続するM列分の画素

データを縦方向に順次 N 回繰返したデータが、縦方向に連続する N 行分の画素データを横方向に順次 M 回繰返したデータになる。その結果、第1の1次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、第1の1次元データに含まれる画素の並びを変換して出力することができる画像データ変換方法を提供することができる。

【0024】

第8の発明に係る画像データ変換方法は、横 M 列（ M は正の整数） \times 縦 N 行（ N は正の整数）の画素データを表わす画像データを変換する画像データ変換方法であって、画素データは、横 M/P 列（ P は正の整数であって、 P は M の約数）、縦 N/R 行（ R は正の整数であって、 R は N の約数）のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データは可変長符号データに圧縮され、画像データは、複数の可変長符号データと、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを含む第1の1次元データであり、可変長符号データは、データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、画像データ変換方法は、第1の1次元データの中から、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを検出する検出ステップと、第1の1次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する1列分の画素データを横方向に P 回繰返して出力することを、先頭のデータブロックの位置を1個ずつずらして (M/P) 回繰返して、第2の1次元データに変換する変換ステップとを含む。

【0025】

第8の発明によると、検出ステップは、第1の1次元データの中から、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを検出する。変換ステップは、第1の1次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを（

N/R) 回繰返して、縦方向に連続する 1 列分の画素データを横方向に P 回繰返して出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、第 2 の 1 次元データに変換する。これにより、横 M/P 列、縦 N/R 行のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データが可変長符号データに圧縮された画像データにおいて、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータが、縦方向に連続する N 行分の画素データを横方向に順次 M 回繰返したデータになる。その結果、第 1 の 1 次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、第 1 の 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換方法を提供することができる。

【 0 0 2 6 】

第 9 の発明に係る画像データ変換方法は、横 M 列 (M は正の整数) \times 縦 N 行 (N は正の整数) の画素データを表わす画像データを変換する画像データ変換方法であって、画素データは、横 M/P 列 (P は正の整数であって、 P は M の約数)、縦 N/R 行 (R は正の整数であって、 R は N の約数) のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データは可変長符号データに圧縮され、画像データは、複数の可変長符号データと、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを含む第 1 の 1 次元データであり、可変長符号データは、データブロックの各行を列方向に線順次で配列したときのデータブロックの順番に対応した順番で配列されており、画像データ変換方法は、第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを検出する検出ステップと、第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する P 列分の画素データを並列的に出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、 P 本の第 2 の 1 次元データに変換する変換ステップとを含む。

【 0 0 2 7 】

第 9 の発明によると、検出ステップは、第 1 の 1 次元データの中から、横方向の画素数 M を表わすデータと、データブロックの横方向の画素数 P を表わすデータとを検出する。変換ステップは、第 1 の 1 次元データの中から、先頭のデータブロックから始めて、先頭のデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号することを (N/R) 回繰返して、縦方向に連続する P 列分の画素データを並列的に出力することを、先頭のデータブロックの位置を 1 個ずつずらして (M/P) 回繰返して、 P 本の第 2 の 1 次元データに変換する。これにより、横 M/P 列、縦 N/R 行のデータブロックに分割され、かつ、分割されたデータブロックに含まれる画素データが可変長符号データに圧縮された画像データにおいて、横方向に連続する M 列分の画素データを縦方向に順次 N 回繰返したデータが、縦方向に連続する N 行分の画素データを横方向に順次 M 回繰返した P 列分単位のデータになる。その結果、第 1 の 1 次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、第 1 の 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換方法を提供することができる。

【 0 0 2 8 】

第 1 0 の発明に係る画像データ変換方法は、第 8 または 9 の発明の構成に加えて、第 1 の 1 次元データは、J P E G 方式により圧縮された 1 次元データである。

【 0 0 2 9 】

第 1 0 の発明によると、J P E G 方式により圧縮された 1 次元データにおける各画素の記憶場所が必要でなく、大容量のメモリが必要でない、圧縮された 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換方法を提供することができる。

【 0 0 3 0 】

第 1 1 の発明に係る画像データ変換方法は、第 8 または 9 の発明の構成に加えて、画像データは、一定数のデータブロックごとに設けられたマーカをさらに含み、変換ステップは、第 1 の 1 次元データの中から、先頭のデータブロックから始めて、マーカを用いて、先頭の画素を含むデータブロックから (M/P) の倍

数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号するステップを含む。

【0031】

第11の発明によると、変換ステップは、第1の1次元データの中から、先頭のデータブロックから始めて、マーカを用いて、先頭の画素を含むデータブロックから (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出して復号する。これにより、マーカ間に存在するデータブロック数は予め明らかであるため、このマーカ間に含まれるデータブロック数を判断することなく、 (M/P) の倍数分離れた位置のデータブロックに対応する可変長符号データを順次取出することができる。

【0032】

第12の発明に係る画像データ変換方法は、第8または9の発明の構成に加えて、第1の1次元データは、第1の1次元データにおける、R行毎の各行の先頭データを含む (N/R) 個のデータブロックの位置を表わす位置情報をさらに含み、データ変換方法は、位置情報に基づいて縦方向の各データブロック毎に可変長符号データを1次元データの中から取出して、各々少なくとも1個のデータブロックに対応する可変長符号データを記憶する容量をそれぞれ有する (N/R) 個のバッファの中の対応するバッファに格納する格納ステップと、他のバッファに格納された可変長符号データを復号する復号ステップと、格納ステップと復号ステップとを繰返し行なうための制御ステップとをさらに含む。

【0033】

第12の発明によると、格納ステップは、位置情報に基づいて縦方向の各データブロック毎に可変長符号データを1次元データの中から取出して、各々少なくとも1個のデータブロックに対応する可変長符号データを記憶する容量をそれぞれ有する (N/R) 個のバッファの中の対応するバッファに格納する。復号ステップは、他のバッファに格納された可変長符号データを復号する。制御ステップは、格納ステップと復号ステップとを繰返し行なう。これにより、縦方向の各データブロック毎に第1の1次元データをバッファに格納しながら、他のバッファに格納された可変長符号データを復号することができる。ある列の異なる2つの

行について、一方の行のデータブロックに対応する可変長符号をバッファに格納しながら、他方の行のデータブロックに対応する可変長符号を復号することができる。その結果、少なくとも1個のデータブロックに対応する可変長符号データを記憶するだけの小さな容量のバッファを用いて、第1の1次元データに含まれる画素の並びを高速に変換して出力することができる画像データ変換方法を提供することができる。

【0034】

【発明の実施の形態】

以下、図面を参照しつつ、本発明の実施の形態について説明する。以下の説明では、同一の部品には同一の符号を付してある。それらの名称および機能も同じである。したがってそれらについての詳細な説明は繰返さない。

【0035】

<実施の形態1>

図1を参照して、本実施の形態に係るデータ変換装置100は、デジタルカメラのメモリカードなどに接続される入力インターフェイス102と、入力インターフェイス102に接続され、入力されたデータを一時的に記憶する入力ラインメモリ104と、入力ラインメモリ104に接続され、入力された画像データを変換するデータ変換部106と、データ変換部106に接続され、変換されたデータを一時的に記憶する出力ラインメモリ108と、出力ラインメモリ108に接続され、変換されたデータをプリンタなどに出力するための出力インターフェイス110とを含む。

【0036】

図2を参照して、本実施の形態に係るデータ変換装置100に入力される画像データは、横方向画素数M、縦方向画素数Nの画像データである。カラー画像の場合には、たとえば、RGB8ビットずつの24ビットのデータを、M列×N行の各画素が有する。したがって、1画像あたりのデータ量は、 $(M \times N \times 24)$ ビットになる。

【0037】

図3を参照して、入力インターフェイス102から入力される画像データは、

ヘッダ、第1の画素データ、第2の画素データ、第3の画素データ、第4の画素データ、データ終了フラグを含む。以下の説明では、第1の画素データ、第2の画素データ、第3の画素データ、第4の画素データなどは、すべて24ビットのデータである。ヘッダは、データ開始フラグ、画像数データ、列数データ、行数データを含む。ヘッダの容量はAビットであるとする。図3に示す画像データは、ヘッダの開始位置を0ビットとする。

【0038】

図4を参照して、データ変換装置100で実行されるプログラムは、データ変換処理に関し、以下のような制御構造を有する。

【0039】

ステップ100（以下、ステップをSと略す。）にて、データ変換部106は、入力インターフェイス102を介して入力され、入力ラインメモリ104に記憶された2次元画像データのヘッダ情報から横方向画素数M、縦方向画素数Nを取得する。ここで、横方向画素数Mは、図3の列数データに、縦方向画素数Nは図3の行数データにそれぞれ対応している。

【0040】

S102にて、データ変換部106は、変数Jを初期化（ $J = 1$ ）する。S104にて、データ変換部106は、変数Iを初期化（ $I = 1$ ）する。

【0041】

S106にて、データ変換部106は、入力ラインメモリ104に記憶された画像データの中から、 $\{J + M \times (I - 1)\}$ 番目の画素データを出力ラインメモリ108に出力する。この場合、図3に示すヘッダ部分のビット数Aに $\{J + M \times (I - 1)\} \times 24$ ビットを加算した位置から24ビット分のデータが出力ラインメモリ108に出力される。

【0042】

S108にて、データ変換部106は、変数Iについて、 $I = I + 1$ の演算を行なう。S110にて、データ変換部106は、 $I > N$ であるか否かを判断する。変数Iが縦方向画素数Nより大きい場合には（S110にてYES）、処理はS112へ移される。一方、変数Iが縦方向画素数N以下である場合には（S1

1 2 にて N O) 、処理は S 1 0 6 へ戻される。

・【 0 0 4 3 】

S 1 1 2 にて、データ変換部 1 0 6 は、変数 J について、 $J = J + 1$ の演算を行なう。S 1 1 4 にて、データ変換部 1 0 6 は、 $J > M$ であるか否かを判断する。変数 J が横方向画素数 M よりも大きい場合には (S 1 1 4 にて Y E S) 、処理は終了する。一方、変数 J が、横方向画素数 M 以下である場合には (S 1 1 4 にて N O) 、処理は S 1 0 4 へ戻される。

【 0 0 4 4 】

以上のような構造およびフローチャートに基づく、データ変換装置の動作について説明する。デジタルカメラのメモリカードなどを入力インターフェイス 1 0 2 へ接続し、図 3 に示す画像データを入力ラインメモリ 1 0 4 に記憶する。記憶された画像データの中で、ヘッダ部分のビット数 A に $\{ J + M \times (I - 1) \} \times 24$ ビットを加算した位置から 24 ビット分のデータが出力ラインメモリ 1 0 8 に順次出力される (S 1 0 6) 。このような処理を、変数 I が縦方向画素数 N を超えるまで (S 1 1 0 にて Y E S) 、変数 J が横方向画素数 M を超えるまで (S 1 1 4 にて Y E S) 、繰返して行なわれる。その結果、図 2 に示す、横方向 M 列分の画素データを縦方向に N 回繰返された画像データが、縦方向 N 行分の画素データが横方向に M 回繰返された画像データに変換される。

【 0 0 4 5 】

以上のようにして、本実施の形態に係る画像データ変換装置は、ラインメモリを用いて、2 次元画像を表わす 1 次元データに基づいて、画像の列と行とを入れ替えた変換データを生成することができる。その結果、大容量のフレームメモリなどが必要でない、2 次元画像データを表わす 1 次元データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することができる。

【 0 0 4 6 】

< 実施の形態 2 >

図 5 を参照して、本実施の形態に係る画像データ変換装置 2 0 0 は、入力インターフェイス 1 0 2 と、入力インターフェイス 1 0 2 に接続された入力ラインメ

メモリ 2 0 4 と、入力ラインメモリ 2 0 4 に接続され、入力ラインメモリ 2 0 4 に記憶された可変長符号データから各行の先頭画素を含むデータブロックの位置を検出する位置検出部 2 0 6 と、位置検出部 2 0 6 に接続され、位置検出部 2 0 6 により検出された各行の先頭画素を含むデータブロックの位置情報を記憶する位置記憶テーブル 2 0 8 と、画像データ変換装置 2 0 0 の全体を制御する制御部 2 2 0 と、制御部 2 2 0 と入力ラインメモリ 2 0 4 とに接続され、入力ラインメモリ 2 0 4 に記憶された可変長符号データを復号する復号部 2 1 0 と、復号部 2 1 0 と制御部 2 2 0 とに接続され、復号部 2 1 0 で復号されたデータの順序を変換するデータ順序変換部 2 1 2 と、データ順序変換部 2 1 2 に接続され、変換されたデータを一時的に記憶する出力ラインメモリ 2 1 4 と、出力ラインメモリ 2 1 4 に接続され、変換されたデータをプリンタなどに出力するための出力インターフェイス 1 1 0 とを含む。データ順序変換部 2 1 2 は、横 $B L$ 列 \times 縦 $B L$ 行の 2 次元メモリを、 $(N/B L)$ 個含む。なお、入力インターフェイス 1 0 2 と出力インターフェイス 1 1 0 とは、前述の実施の形態 1 と同じであるため、ここでの詳細な説明は繰返さない。

【 0 0 4 7 】

本実施の形態に係る画像データ変換装置 2 0 0 の入力インターフェイス 1 0 2 に入力される画像データについて説明する。本実施の形態に係る画像データ変換装置 2 0 0 に入力される画像データは、J P E G 方式により圧縮された画像データである。

【 0 0 4 8 】

図 6 を参照して、横 M 列 \times 縦 N 行の画像は、縦横 $B L$ 画素ずつのデータブロックに分割されて圧縮される。図 6 に示すように、横方向の M 画素は、 $(M/B L)$ ブロックに分割される。また、縦方向の N 画素は、 $(N/B L)$ ブロックに分割される。J P E G 方式では、8 画素 \times 8 画素ブロック ($B L = 8$) に分割される。したがって、たとえば $4 0 0 \times 3 2 0$ の画素からなる画像データの場合には、横方向 5 0 ブロック、縦方向 3 2 ブロックの合計 1 6 0 0 個のデータブロックに分割される。

【 0 0 4 9 】

図 7 を参照して、この 1 6 0 0 個のデータブロックのそれぞれは、8 画素×8 画素の 6 4 画素分の画素データを含む。カラー画像の場合には、たとえば、R G B 8 ビットずつの 2 4 ビットのデータを、1 画素が有する。この分割されたデータブロックごとに、そのデータブロックに含まれる画素データが圧縮され、可変長符号データになる。

【 0 0 5 0 】

図 8 を参照して、可変長符号データは、ヘッダ、各データブロックに対する可変長符号データである 1 番目のブロック、2 番目のブロック、3 番目のブロック、4 番目のブロック、データ終了フラグを含む。ヘッダは、データ開始フラグ、圧縮方式を示すデータ、列数データ、行数データ、ブロック画素数データを含む。各ブロックのデータ長は、一定の長さではない。図 8 に示す可変長符号データは、ヘッダの開始位置を 0 ビットとする。

【 0 0 5 1 】

入力ラインメモリ 2 0 4 は、図 8 に示す可変長符号データを一時的に記憶する。位置検出部 2 0 6 は、各行における先頭画素を含むデータブロックの位置である、画像データの先頭からのビット数（ヘッダを含む。）を検出する。

【 0 0 5 2 】

位置記憶テーブルは、位置検出部 2 0 6 で検出されたデータブロックの位置を記憶する。

【 0 0 5 3 】

制御部 2 2 0 は、位置記憶テーブル 2 0 8 に記憶されたデータブロックの位置に基づいて、入力ラインメモリ 2 0 4 に記憶された可変長符号データを読み出し、復号部 2 1 0 へ送信する。

【 0 0 5 4 】

復号部 2 1 0 は、入力ラインメモリ 2 0 4 から入力した可変長符号を復号する。データ順序変換部 2 1 2 は、制御部 2 2 0 からの制御信号に基づいて、復号部 2 1 0 で復号された画素データの順序を変換する。

【 0 0 5 5 】

出力ラインメモリ 2 1 4 は、データ順序変換部 2 1 2 にて変換された画像デー

タを一時的に記憶する。データ順序変換部 2 1 2 は、複数の 2 次元メモリを含む。この 2 次元メモリは、 $(B L \times B L)$ 個のデータを記憶できる。この 2 次元メモリの数は、縦方向画素数 N とブロック画素数 $B L$ とにより定まり、 $(N / B L)$ 個になる。たとえば、縦方向画素数 $N = 3 2 0$ およびブロック画素数 $B L = 8$ であると、データ順序変換部 2 1 2 に含まれる 2 次元メモリの数は 4 0 個になる。

【 0 0 5 6 】

本実施の形態に係る画像データ変換装置 2 0 0 は、入力インターフェイス 1 0 2 から入力された可変長符号データに対して、各行の先頭画素を含むデータブロックの位置を検出する位置検出処理と、検出されたデータブロックの位置に基づいて、所定の順序でデータブロックを復号してラインメモリに画像データを出力する画像データ復号処理とを実行する。

【 0 0 5 7 】

図 9 を参照して、本実施の形態に係る画像データ変換装置 2 0 0 で実行されるプログラムは、各行の先頭画素のデータブロックの位置検出処理に関し、以下のような制御構造を有する。

【 0 0 5 8 】

S 2 0 0 にて、位置検出部 2 0 6 は、図 8 に示す 2 次元画像を表わす画像データのヘッダ情報から、横方向画素数 M 、縦方向画素数 N 、ブロック構成 $(B L \times B L)$ を取得する。ここで横方向画素数 M は図 8 に示す列数データに、縦方向画素数 N は図 8 に示す行数データに、ブロック構成 $(B L \times B L)$ は、図 7 に示すブロック構成にそれぞれ対応する。

【 0 0 5 9 】

S 2 0 2 にて、位置検出部 2 0 6 は、可変長符号データの先頭を基準とした、1 行目の先頭画素を含むデータブロックのビット位置 $S (1)$ を検出する。たとえば、図 8 に示すヘッダの容量が A ビットである場合には、 $S (1) = A$ になる。

【 0 0 6 0 】

S 2 0 4 にて、位置検出部 2 0 6 は、変数 $B C$ 、 $B I$ および $B J$ をそれぞれ初

期化 ($BC = 1$ 、 $BI = 2$ 、 $BJ = BL + 1$) する。ここで、変数 BJ は、データブロックに含まれる先頭画素の行番号を示す。たとえば、縦方向画素数 320、8 画素 \times 8 画素のデータブロック ($BL = 8$) の場合には、 $BJ = 1$ 、9、17、25、…、313 になる。

【0061】

S206 にて、位置検出部 206 は、入力ラインメモリ 204 に記憶された可変長符号データをスキャンして、 BC 番目のデータブロックを検知する。S208 にて、位置検出部 206 は、 $BC = \{ (M / BL) \times (BI - 1) \}$ であるかを判断する。変数 BC が、 $\{ (M / BL) \times (BI - 1) \}$ である場合には (S208 にて YES)、処理は 212 へ移される。一方、変数 BC がそのような値でない場合には (S208 にて NO)、処理は 210 へ移される。

【0062】

S210 にて、位置検出部 206 は、変数 BC について、 $BC = BC + 1$ の演算を行なう。その後、処理は S206 へ移され、次のデータブロックを検知する。

【0063】

S212 にて、位置検出部 206 は、検知した $\{ (M / BL) \times (BI - 1) \}$ 番目のデータブロックの次ビットについて、可変長符号データの先頭を基準としたビット位置 SB を算出する。

【0064】

S214 にて、位置検出部 206 は、S212 にて算出したビット位置 SB を BJ 行目の先頭画素を含むデータブロックのビット位置 $S(BI)$ としてテーブルに記憶する。

【0065】

S216 にて、位置検出部 206 は、変数 BC について $BC = BC + 1$ 、変数 BI について $BI = BI + 1$ 、変数 BJ について $BJ = BJ + BL$ の演算をそれぞれ行なう。

【0066】

S218 にて、位置検出部 206 は、変数 BI について $BI > (N / BL)$ で

あるか否かを判断する。変数 BI が縦方向画素数 N をブロック数 BL で除算した値よりも大きい場合には (S 2 1 8 にて YES)、処理は終了する。一方、変数 BI が、そのような値以下である場合には (S 2 1 8 にて NO)、処理は S 2 0 6 へ戻される。S 2 0 6 へ処理が戻された後、さらに可変長符号データをスキャンして、次の BL 行 (8 行) 先の先頭画素を含むデータブロックのビット位置を検出する。

【 0 0 6 7 】

このような処理を、縦方向のすべてのデータブロックについて行なうことにより、図 1 0 に示すような各行の先頭画素を含むデータブロックの位置を示すデータが生成され、位置記憶テーブル 2 0 8 に記憶される。図 1 0 に、 $BL = 8$ 、 $N = 320$ とした場合に、位置記憶テーブル 2 0 8 に記憶されるデータを示す。たとえば、25 行目の先頭データを含むデータブロックは、可変長符号データの先頭を基準として D ビット目からのデータに含まれることを示す。

【 0 0 6 8 】

図 1 1 を参照して、本実施の形態に係る画像データ変換装置 2 0 0 で実行されるプログラムは、画像データ復号処理に関し、以下のような制御構造を有する。

【 0 0 6 9 】

S 2 5 0 にて、制御部 2 2 0 は、位置記憶テーブル 2 0 8 から、 BL 行ごとの各行の先頭画素を含むデータブロックのビット位置 $S(BI)$ を読出す。この場合、変数 BI は、 $1 \sim (N/BL)$ の値をとる。

【 0 0 7 0 】

S 2 5 2 にて、制御部 2 2 0 は、変数 BJ を初期化 ($BJ = 1$) する。S 2 5 4 にて、制御部 2 2 0 は、変数 BI を初期化 ($BI = 1$) する。

【 0 0 7 1 】

S 2 5 6 にて、制御部 2 2 0 は、入力ラインメモリ 2 0 4 に記憶された可変長符号データの中から、ビット位置 $S(BI)$ のデータブロックを含めて、このデータブロックから BJ 番目のデータブロックを読出す。読出したデータは復号部 2 1 0 へ送信される。

【 0 0 7 2 】

S258にて、制御部220は、復号部210に対して、読出したデータブロックを復号して、 $(BL \times BL)$ 個の画素データを算出するよう指示する。S260にて、制御部220は、S258にてデータ復号部210が復号した画素データを、データ順序変換部212のBI番目の2次元メモリに出力するようデータ復号部210に指示する。

【0073】

S262にて、制御部220は、変数BIについて $BI = BI + 1$ の演算を行なう。S264にて、制御部220は、 $BI > (N / BL)$ であるか否かを判断する。変数BIが縦方向画素数Nをブロック画素数BLで除算した値よりも大きい場合には（S264にてYES）、処理はS266へ移される。一方、変数BIがそのような値以下である場合には（S264にてNO）、処理はS256へ移され、同じデータブロック列の次のデータブロックについて復号処理が行なわれる。

【0074】

S266にて、制御部220は、変数Pを初期化（ $P = 1$ ）する。S268にて、制御部220は、変数BIを初期化（ $BI = 1$ ）する。

【0075】

S270にて、制御部220は、データ順序変換部212のBI番目の2次元メモリの第P列の画像データを出力ラインメモリ214に出力する。

【0076】

S272にて、制御部220は、変数BIについて、 $BI = BI + 1$ の演算を行なう。S274にて、制御部220は、 $BI > (N / BL)$ であるか否かを判断する。変数BIが縦方向画素数をブロック画素数BLで除算した値よりも大きい場合には（S274にてYES）、処理はS276へ移される。一方、変数BIがそのような値以下である場合には（S274にてNO）、処理はS270へ戻され、次のデータブロックの同じ列の画像データを出力ラインメモリ214へ出力するよう指示する。

【0077】

S276にて、制御部220は、変数Pについて $P = P + 1$ の演算を行なう。

S 2 7 8 にて、制御部 2 2 0 は、 $P > B L$ であるか否かを判断する。変数 P が画素ブロック数 $B L$ よりも大きい場合には (S 2 7 8 にて Y E S)、処理は S 2 8 0 へ移される。一方、変数 P がブロック画素数 $B L$ 以下である場合には (S 2 7 8 にて N O)、処理は S 2 6 8 へ戻され、次の列の画素データを出力ラインメモリ 2 1 4 へ出力するよう指示する。

【0 0 7 8】

S 2 8 0 にて、制御部 2 2 0 は、変数 $B J$ について、 $B J = B J + 1$ の演算を行なう。S 2 8 2 にて、制御部 2 2 0 は、 $B J > (M / B L)$ であるか否かを判断する。変数 $B J$ が横方向画素数 M をブロック画素数 $B L$ で除算した値よりも大きい場合には (S 2 8 2 にて Y E S)、処理は終了する。一方、変数 $B J$ がそのような値以下である場合には (S 2 8 2 にて N O)、処理は S 2 5 4 へ戻され、次のデータブロック列について、復号部 2 1 0 による復号処理およびデータ順序変換部 2 1 2 による出力ラインメモリ 2 1 4 への出力処理が行なわれる。

【0 0 7 9】

以上のような構造およびフローチャートに基づく、本実施の形態に係る画像データ変換装置の動作について説明する。

【0 0 8 0】

[データブロック位置検出動作]

入力インターフェイス 1 0 2 を介して、圧縮された画像データが入力ラインメモリ 2 0 4 に記憶されると、図 8 に示す 2 次元画像を表わす画像データのヘッダ情報から横方向画素数 M 、縦方向画素数 N 、ブロック構成 ($B L \times B L$) が取得される (S 2 0 0)。このとき、ヘッダの容量は、 A ビットであるとする。

【0 0 8 1】

1 行目の先頭画素を含むデータブロック (図 8 に示す 1 番目のブロック) のビット位置 $S (1)$ が算出される。各変数がそれぞれ初期化され (S 2 0 4)、入力ラインメモリ 2 0 4 に記憶された可変長符号データをスキャンして、データブロックが検知される (S 2 0 6)。検知したデータブロックが $\{ (M / B L) \times (B I - 1) \}$ 番目のデータブロックである場合には (S 2 0 8 にて Y E S)、検知したデータブロックの次のビットについて、可変長符号データの先頭の位置

を基準としたビット位置 SB が算出される ($S212$)。算出されたビット位置 SB は、各行の先頭画素を含むデータブロックのビット位置 $S(BI)$ としてテーブルに記憶される ($S214$)。このようにして、図 10 に示す位置記憶テーブル 208 のデータが生成される。

【0082】

[データ復号動作]

データブロック位置検出動作の後、図 10 に示す位置記憶テーブルから BL 行ごとの各行の先頭画素を含むデータブロックのビット位置 $S(BI)$ ($BI: 1 \sim (N/BL)$) が読出される ($S250$)。各変数がそれぞれ初期化された後 ($S252$ 、 $S254$)、入力ラインメモリ 204 に記憶された可変長符号データの中から、ビット位置 $S(1)$ のデータブロックの位置を基準にして 1 列目のデータブロックが読出される ($S256$)。このとき、位置記憶テーブル 208 の位置情報に基づいて、入力ラインメモリ 204 の特定の位置のデータが読出される。読出された可変長符号データが、復号部 210 にて復号され ($S258$)、復号された画素データがデータ順序変換部 212 の 2 次元メモリに出力される ($S260$)。次に、ビット位置 $S(2)$ のデータブロックの位置を基準にして 1 列目のデータブロックが、ビット位置 $S(3)$ のデータブロックの位置を基準にして 1 列目のデータブロックが順次読出され、復号処理される。

【0083】

このような処理が、変数 BI が (N/BL) を超えるまで ($S264$ にて YES) 行なわれ、第 1 番目のデータブロック列についての復号が終了し、そのデータブロック列に対応する画素データが、データ順序変換部 212 の (N/BL) 個の 2 次元メモリに記憶される。

【0084】

各変数がそれぞれ初期化された後 ($S266$ 、 $S268$)、データ順序変換部 212 の 1 番目の 2 次元メモリの第 1 列の画像データが出力ラインメモリ 214 へ出力される。さらに、2 番目、3 番目、…、 (N/BL) 番目の 2 次元メモリの第 1 列の画像データが出力ラインメモリ 214 に出力される。

【0085】

同じようにして、 (N/BL) 個の 2 次元メモリの第 2 列、第 3 列、…、第 B 列の画素データを出力ラインメモリ 2 1 4 へ出力することが繰返される。これにより、第 1 列のデータブロックについて、復号されたデータが 1 本の出力ラインメモリ 2 1 4 に出力される。

【 0 0 8 6 】

次に、ビット位置 $S(1)$ のデータブロックの位置を基準にして 2 列目のデータブロックが、ビット位置 $S(2)$ のデータブロックの位置を基準にして 2 列目のデータブロックが、ビット位置 $S(3)$ のデータブロックの位置を基準にして 2 列目のデータブロックが順次読出され、復号処理される。このような処理が、変数 BI が (N/BL) を超えるまで行なわれ ($S264$ にて YES)、これにより、第 2 番目のデータブロック列についての復号が終了し、そのデータブロック列に対応する画素データが、データ順序変換部 2 1 2 の (N/BL) 個の 2 次元メモリに記憶される。

【 0 0 8 7 】

再度、各変数がそれぞれ初期化された後 ($S266$ 、 $S268$)、データ順序変換部 2 1 2 の 1 番目、2 番目、3 番目、…、 (N/BL) 番目の 2 次元メモリの第 1 列の画像データが 1 本の出力ラインメモリ 2 1 4 へ出力される。同じようにして、 (N/BL) 個の 2 次元メモリの第 2 列、第 3 列、…、第 BL 列の画素データを出力ラインメモリ 2 1 4 へ出力することが繰返される。

【 0 0 8 8 】

このような処理を、所定回数繰返すことにより、復号化されたデータが 1 本の出力ラインメモリ 2 1 4 に出力される。

【 0 0 8 9 】

以上のようにして、本実施の形態に係る画像データ変換装置は、 $JPEG$ 方式などにより圧縮された画像データに対して、入力された画素データの順序とは異なる順序に変換して、プリンタなどの装置に出力することができる。その結果、圧縮された画像データにおいて各画素の記憶された位置を受信することなくかつ、大容量のフレームメモリが必要でない、圧縮された画像データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することがで

きる。

・【0090】

＜実施の形態3＞

図12を参照して、本実施の形態に係る画像データ変換装置250は、図5に示す画像データ変換装置200の制御部220の代わりに制御部270を、出力ラインメモリ214の代わりに出力ラインメモリ250～264、出力インターフェイス110の代わりに出力インターフェイス216を含む。なお、これ以外の構造については、図5に示す実施の形態2と同じであるため、ここでの詳細な説明は繰返さない。

【0091】

制御部270は、位置記憶テーブル208に記憶された位置情報に基づいて、入力ラインメモリ204の所定の位置から可変長符号データを読み出し、データ復号部210にて復号化させる。制御部270は、出力ラインメモリ250～260とにそれぞれ接続され、データ復号部210にて復号された画像データを所定のラインメモリに記憶したり、所定のラインメモリから出力インターフェイス216に画像データを出力したりする制御を行なう。出力インターフェイス216は、出力ラインメモリ250～264とそれぞれ接続され、出力ラインメモリを介して、復号された画素データを受信する。なお、ブロック画素数が(BL×BL)個である場合には、出力ラインメモリの数はBL個になり、出力インターフェイス216の入力ポートがBL個になる。出力インターフェイス216に接続される機器は、BL列分のデータを並行して印字できるプリンタなどである。図12に示す画像データ復号装置250には、8画素×8画素のブロック単位で圧縮された可変長符号データが入力されるため、出力ラインメモリは8個になる。

【0092】

図13を参照して、本実施の形態に係る画像データ変換装置250で実行されるプログラムは、データ復号処理に関し、以下のような制御構造を有する。なお、データブロック位置検知処理は、前述の実施の形態2における処理と同様であるため、ここでの詳細な説明は繰返さない。また、図13におけるフローチャートの中で、図11と同じ処理については、同じステップ番号を付してある。それ

らについての処理は同一であるため、ここでの詳細な説明は繰返さない。

【0093】

図13を参照して、S258にて、制御部270は、可変長符号復号部210に対して、入力ラインメモリ204からS256にて読出した可変長符号データを復号して、 $(BL \times BL)$ 個の画像データを算出するように指示する。

【0094】

S290にて、制御部270は、S258にてデータ復号部210にて復号させた画像データを、画像データの各列毎にBL本の出力ラインメモリ250～264に振り分けて出力させる。このような処理を、各データブロック列ごとに、すべてのデータブロック行について繰返し行ない、BL本の出力ラインメモリ250～264に復号された画像データが出力される。

【0095】

このようにして、復号部210により復号された $(BL \times BL)$ 個の画像データは、各列毎にBL本の出力ラインメモリ250～264に振り分けて出力される。復号された画像データは、出力ラインメモリ250～264から出力インターフェイス216に出力され、出力インターフェイス216から、BL列のデータが並行して処理可能なプリンタなどに出力される。

【0096】

以上のようにして、本実施の形態に係る画像データ変換装置は、圧縮された画像データに対して、各画素の記憶位置を受信することなく、大容量のメモリを必要とせずに、圧縮された画像データに含まれる画素の並びを変換して出力することができる。

【0097】

<実施の形態4>

本実施の形態に係る画像データ変換装置は、図5に示す位置検出部206に代えて別体の位置検出部を含む。これ以外の構造については、実施の形態2と同じであるため、ここでの詳細な説明は繰返さない。

【0098】

図14を参照して、本実施の形態に係る画像データ変換装置の入力ラインメモ

り 2 0 4 が記憶する画像データにおいては、一定のデータブロック毎にマーカが挿入されている。図 1 4 に示すように、この圧縮画像データは、ヘッダ、各データブロックに対する可変長符号データである 1 番目のブロック、2 番目のブロック、3 番目のブロック、4 番目のブロック、マーカ、1 0 0 番目のブロック、1 0 1 番目のブロック、マーカ、2 0 0 番目のブロック、2 0 1 番目のブロックおよびデータ終了フラグを含む。ヘッダは、データ開始フラグ、圧縮方式、列数データ、行数データおよびブロック画素数データを含む。ヘッダに含まれる圧縮方式を表わすデータは、マーカ間データブロック数およびマーカ間画素数を含む。図 1 4 に示す画像データにおいては、マーカ間データブロック数で示されるデータブロックごとに、マーカが挿入されている。このようなマーカは、J P E G 方式においては、リスタートマーカと呼ばれる。この圧縮画像データでは、ヘッダの開始位置を 0 ビットとする。

【 0 0 9 9 】

図 1 5 を参照して、本実施の形態に係る画像データ変換装置はデータブロック位置検出処理に関し、以下のような制御構造を有する。

【 0 1 0 0 】

S 3 0 0 にて、位置検出部は、図 1 4 に示す可変長符号データのヘッダ情報から、横方向画素数 M、縦方向画素数 N、ブロック構成 ($B L \times B L$) およびマーカ間ブロック数 B B を取得する。

【 0 1 0 1 】

S 3 0 2 にて、位置検出部は、1 行目の先頭画素を含むデータブロックについて、可変長符号データの先頭を基準としたビット位置 S (1) を検出する。図 1 4 に示すヘッダのデータ容量が A である場合には、 $S (1) = A$ になる。

【 0 1 0 2 】

S 3 0 4 にて、位置検出部は、変数 B I、B J、M K をそれぞれ初期化 ($B I = 2$ 、 $B J = B L + 1$ 、 $M K = 1$) する。

【 0 1 0 3 】

S 3 0 6 にて、位置検出部は入力ラインメモリ 2 0 4 に記憶された可変長符号データをスキャンする。S 3 0 8 にて、位置検出部 M K 番目のマーカを検出した

か否かを判断する。MK番目のマーカを検出すると（S308にてYES）、処理はS310へ移される。一方、MK番目のマーカを検出しないと（S308にてNO）、処理はS306へ戻され、さらに可変長符号データをスキャンし、マーカの検出を行なう。

【0104】

S310にて、位置検出部は、 $(BB \times MK) \geq \{ (M/BL) \times (BI - 1) \}$ であるか否かを判断する。 $(BB \times MK)$ が $\{ (M/BL) \times (BI - 1) \}$ 以上である場合には（S310にてYES）、処理はS314へ移される。一方、 $BB \times MK$ がそのような値より小さい場合には（S310にてNO）、処理はS312へ移される。S312にて、位置検出部は、変数MKについて、 $MK = MK + 1$ の演算を行なう。その後、処理はS306へ移される。

【0105】

S314にて、位置検出部は、 $(MK - 1)$ 番目のマーカとMK番目のマーカとの間にある、 $\{ (M/BL) \times BI \}$ 番目のデータブロックを検出する。

【0106】

S316にて、位置検出部は、S314にて検出したデータブロックの次のビットについて、可変長符号データの先頭を基準としたビット位置SBを算出する。

【0107】

S318にて、位置検出部は、S316にて算出したビット位置SBを、BJ行目の先頭画素を含むデータブロックのビット位置S(BI)としてテーブルに記憶する。

【0108】

S320にて、位置検出部は、変数BIについて $BI = BI + 1$ 、変数BJについて $BJ = BJ + BL$ 、変数MKについて $MK = MK + 1$ の演算を行なう。S322にて、位置検出部は、 $BI > (N/BL)$ であるか否かを判断する。変数BIが縦方向画素数Nをブロック画素数BLで除算した値よりも大きい場合には（S322にてYES）、処理は終了する。一方、変数BIがそのような値以下である場合には（S322にてNO）、処理はS306へ戻される。S306へ

戻された後、さらに可変長符号データをスキャンして、次のB L行（8行）先の先頭画素を含むデータブロックのビット位置を検出する。

【0 1 0 9】

なお、本実施の形態に係る画像データ変換装置におけるデータ復号処理については、前述の実施の形態3と同じであるため、ここでの詳細な説明は繰返さない。

【0 1 1 0】

以上のような構造およびフローチャートに基づく、本実施の形態に係る画像データ変換装置の動作について説明する。

【0 1 1 1】

入力インターフェイス2 0 2を介して入力ラインメモリ2 0 4に、図1 4に示す画像データが記憶されると、画像データのヘッダ情報から横方向画素数M、縦方向画素数N、ブロック構成（B L×B L）およびマーカ間ブロック数B Bが取得される（S 3 0 0）。1行目の先頭画素を含むデータブロックのビット位置S（1）を検出し（S 3 0 2）、各変数をそれぞれ初期化した後（S 3 0 4）、入力ラインメモリ2 0 0に記憶された可変長符号データがスキャンされる（S 3 0 6）。

【0 1 1 2】

可変長符号データがスキャンしている中でマーカを検出すると（S 3 0 8にてYES）、 $(B B \times M K) \geq \{(M / B L) \times (B I - 1)\}$ であるか否かが判断される（S 3 1 0）。 $(B B \times M K)$ がそのような値以上である場合には（S 3 1 0にてYES）、 $(M K - 1)$ 番目とM K番目のマーカの間にある $\{(M / B L) \times B I\}$ 番目のデータブロックが検出される（S 3 1 4）。

【0 1 1 3】

検出されたデータブロックの次のビットについての可変長符号データの先頭を基準としたビット位置S Bが算出され（S 3 1 6）、算出されたビット位置S BがB J行目の先頭画素を含むデータブロックのビット位置S（B I）としてテーブルに記憶される（S 3 1 8）。

【0 1 1 4】

このような処理が、変数 BI が (N/BL) を超えるまで (S322にてYES)、繰返し行なわれる。このような動作を繰返すことにより、図10に示すデータテーブルに位置情報が記憶される。

【0115】

以上のようにして、本実施の形態に係る画像データ変更装置は、圧縮された画像データに含まれるマーカーを用いて、各行の先頭画素を含むデータブロックの位置を検出することができる。その結果、画像データにおける各画素の記憶位置を受信することなく、大容量のフレームメモリを必要とせずに、入力された圧縮された画像データに含まれる画素の並びを変換して出力することができる画像データ変換装置を提供することができる。

【0116】

<実施の形態5>

図16を参照して、本実施の形態に係る画像データ変換装置300は、外部メモリ302に接続され、外部メモリ302に記憶された可変長符号データを後述する入力データバッファに入力するための入力インターフェイス304と、外部メモリ302から受信した画像データにおける各行の先頭画素を含むデータブロックの位置を示す位置情報を記憶する位置記憶部306と、入力インターフェイス304と位置記憶部306とに接続され、この画像データ変換装置300の全体を制御する制御部308と、入力インターフェイス304にそれぞれ接続され、入力インターフェイス304を介して受信した可変長符号データを記憶する複数の入力データバッファ311～350と、データ復号部210と、出力ラインメモリ250～264と、出力インターフェイス216とを含む。なお、データ復号部210と、出力ラインメモリ250～264と、出力インターフェイス216とは、それぞれ実施の形態3における対応のものと同一であるため、ここでの詳細な説明は繰返さない。なお、入力データバッファの数は、縦方向画素数 N とブロック画素数 BL とにより定まり、 (N/BL) 個になる。縦方向画素数 $N=320$ およびブロック画素数 $BL=8$ の場合には、図18に示すように、入力データバッファの数は40個になる。また、入力データバッファ311～350は、同じ構造を有する先入れ先出し方式のデータバッファである。各入力データ

バッファは少なくとも1つのデータブロックを格納できる16ワード分の記憶容量を有する。

【0117】

外部メモリ302は、たとえばデジタルカメラのメモリカードなどの動作速度の遅いメモリである。入力インターフェイス304は制御部308からの制御信号に基づき、外部メモリ302から受信した画像データを所定の入力バッファに格納する。

【0118】

図17を参照して、入力インターフェイス304を介して受信する可変長符号データは、ヘッダ、各データブロックに対する可変長符号データである1番目のブロック、2番目のブロック、3番目のブロック、4番目のブロック、100番目のブロック、101番目のブロック、200番目のブロック、201番目のブロックおよびデータ終了フラグを含む。ヘッダは、データ開始フラグ、圧縮方式を表わすデータ、列数データ、行数データ、ブロック画素数データおよび各行の先頭画素を含む先頭ビットデータを含む。先頭ビットデータは、第1行目ビット位置、第9行目ビット位置、第17行目ビット位置、…、第 $(K \times 8 + 1)$ 行目ビット位置を含む($K = 1, 2, 3, \dots, 39$)。

【0119】

図18を参照して、入力データバッファ310～350には、それぞれ、第1行目、第9行目、…、第 $(K \times 8 + 1)$ 行目、…、および第313行目($K = 1, 2, 3, \dots, 39$)のデータブロックに対応する可変長符号データが入力される。たとえば、入力データバッファ320において、第313行目のデータブロックに対応する可変長符号データが入力される。制御部308からの制御信号により、入力データバッファ320から復号部210に、1データブロック分の可変長符号データが順次送り出される。復号部210に1データブロック分の可変長符号データが送り出されると、入力データバッファ320に、送り出された分可変長符号データの容量分の次の可変長符号データが入力される。このような処理が繰返し行なわれる。

【0120】

以上のような構造に基づく、本実施の形態に係る画像データ変換装置 3 0 0 における入力データバッファ 3 1 1 ~ 3 5 0 およびデータ復号部 2 1 0 の動作について説明する。

【 0 1 2 1 】

図 1 9 を参照して、第 1 行目のデータが制御部 3 0 8 からの制御信号により入力データバッファ 3 1 0 に格納される (T 1 ~ T 2) 。入力データバッファ 3 1 0 に格納された第 1 行目の 1 データブロック分の可変長符号データが、制御部 3 0 8 からの制御信号により復号部 2 1 0 へ送り出され復号される (T 2 ~ T 3) 。

【 0 1 2 2 】

第 1 行目の可変長符号データが復号部 2 1 0 にて復号される動作に並行して、第 9 行目のデータが制御部 3 0 8 からの制御信号に基づいて入力データバッファ 3 1 2 に格納される (T 2 ~ T 3) 。制御部 3 0 8 からの制御信号に基づいて、入力データバッファ 3 1 2 に格納された第 9 行目のデータが復号部 2 1 0 へ送り出され復号される (T 3 ~ T 4) 。

【 0 1 2 3 】

第 9 行目のデータが復号部 2 1 0 で復号されている動作と並行して、第 1 7 行目のデータが入力データバッファ 3 1 4 に格納される (T 3 ~ T 4) 。

【 0 1 2 4 】

このような動作が繰返し行なわれる。第 1 行目のデータを復号している動作と、第 9 行目のデータを格納している動作とを並行して行なうことにより、全体の動作時間を短くすることができる。

【 0 1 2 5 】

以上のようにして、本実施の形態に係る画像データ変換装置は、先入れ先出し方式のデータ容量の少ない入力データバッファを並列配列することにより、データの格納とデータの復号とを並列的に行なわせることができる。その結果、動作速度の速い、画像データ変換装置を提供することができる。

【 0 1 2 6 】

今回開示された実施の形態はすべての点で例示であって制限的なものではない

と考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施の形態に係る画像データ変換装置の制御ブロック図である。

【図 2】 画像における画素の配列を示した図である。

【図 3】 画像データの内容を示した図（その 1）である。

【図 4】 本発明の第 1 の実施の形態に係る画像データ変換処理の制御の手順を示すフローチャートである。

【図 5】 本発明の第 2 の実施の形態に係る画像データ変換装置の制御ブロック図である。

【図 6】 画像におけるデータブロックの配列を示した図である。

【図 7】 データブロック中の画素の配列を示した図である。

【図 8】 画像データの内容を示した図（その 2）である。

【図 9】 本発明の第 2 の実施の形態に係る画像データ変換処理の制御の手順（その 1）を示すフローチャートである。

【図 10】 データブロックの位置を表わすデータが格納される位置テーブルを示す図である。

【図 11】 本発明の第 2 の実施の形態に係る画像データ変換処理の制御の手順（その 2）を示すフローチャートである。

【図 12】 本発明の第 3 の実施の形態に係る画像データ変換処理の制御ブロック図である。

【図 13】 本発明の第 3 の実施の形態に係る画像データ変換処理の制御の手順を示すフローチャートである。

【図 14】 画像データの内容を示した図（その 3）である。

【図 15】 本発明の第 4 の実施の形態に係る画像データ変換処理の制御の手順を示すフローチャートである。

【図 16】 本発明の第 5 の実施の形態に係る画像データ変換処理の制御ブ

ロック図である。

【図 1 7】 画像データの内容を示した図（その 4）である。

【図 1 8】 入力データバッファの説明図である。

【図 1 9】 入力データバッファへのデータ格納タイミングの説明図である。

【図 2 0】 画像データを受信する場合の画素データの並びを示した図である。

【図 2 1】 画像データを印刷する場合の印字ヘッドの走査方向を示す図（その 1）である。

【図 2 2】 画像データを印刷する場合の印字ヘッドの走査方向を示す図（その 2）である。

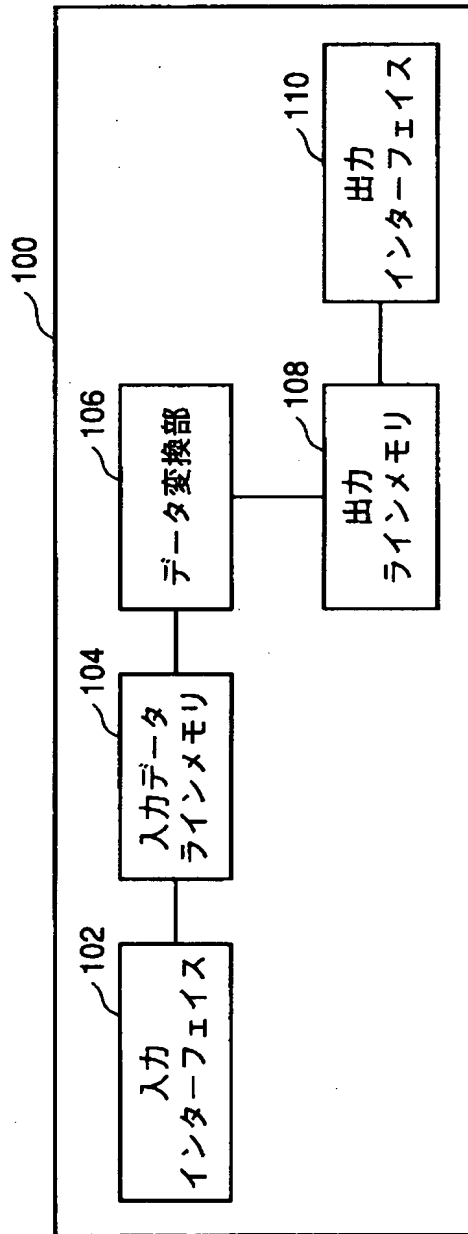
【符号の説明】

1 0 0、2 0 0、2 5 0、3 0 0 画像データ変換装置、1 0 2、2 0 2、3 0 4 入力インターフェイス、1 0 4、2 0 4 入力ラインメモリ、1 0 8、2 1 4、2 5 0～2 6 4 出力ラインメモリ、1 1 0、2 1 6 出力インターフェイス、2 2 0、2 7 0、3 0 8 制御部、3 1 1～3 5 0 入力データバッファ。

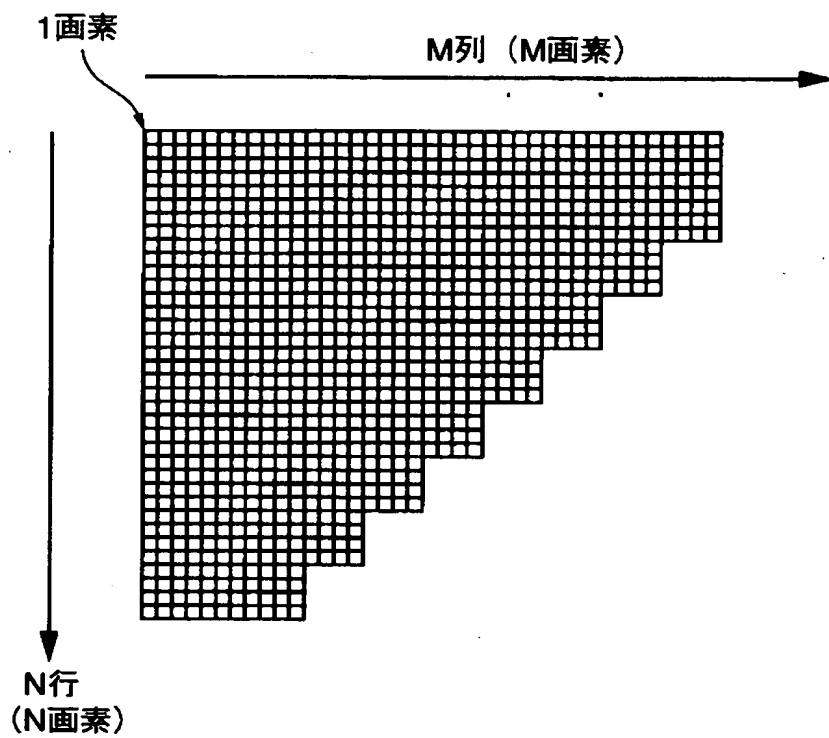
【書類名】

図面

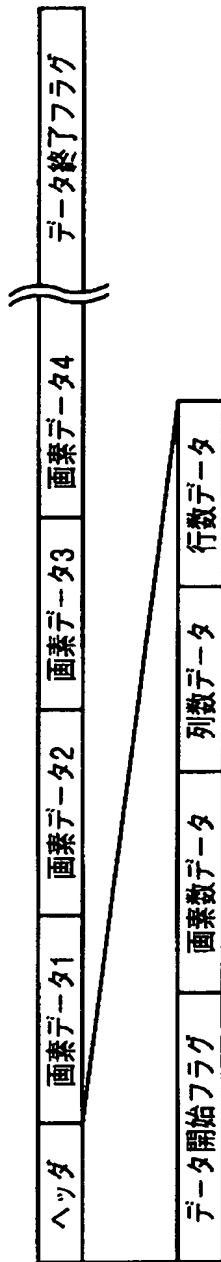
【図 1】



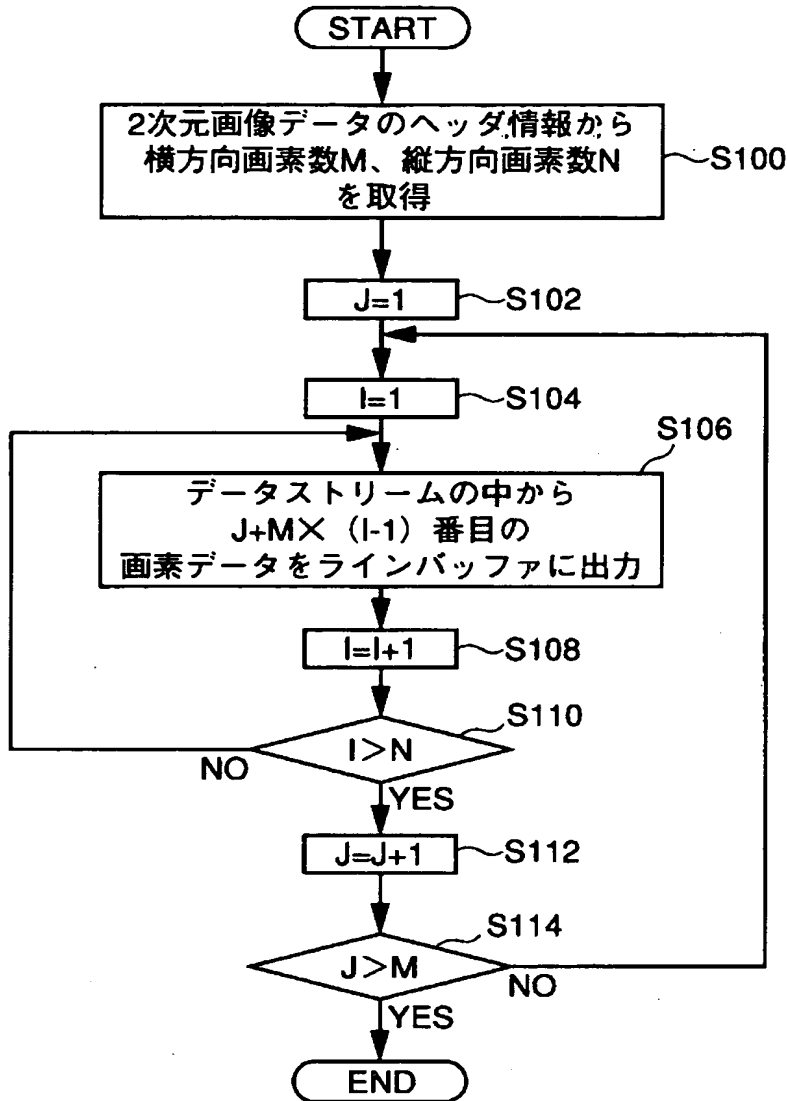
【図 2】



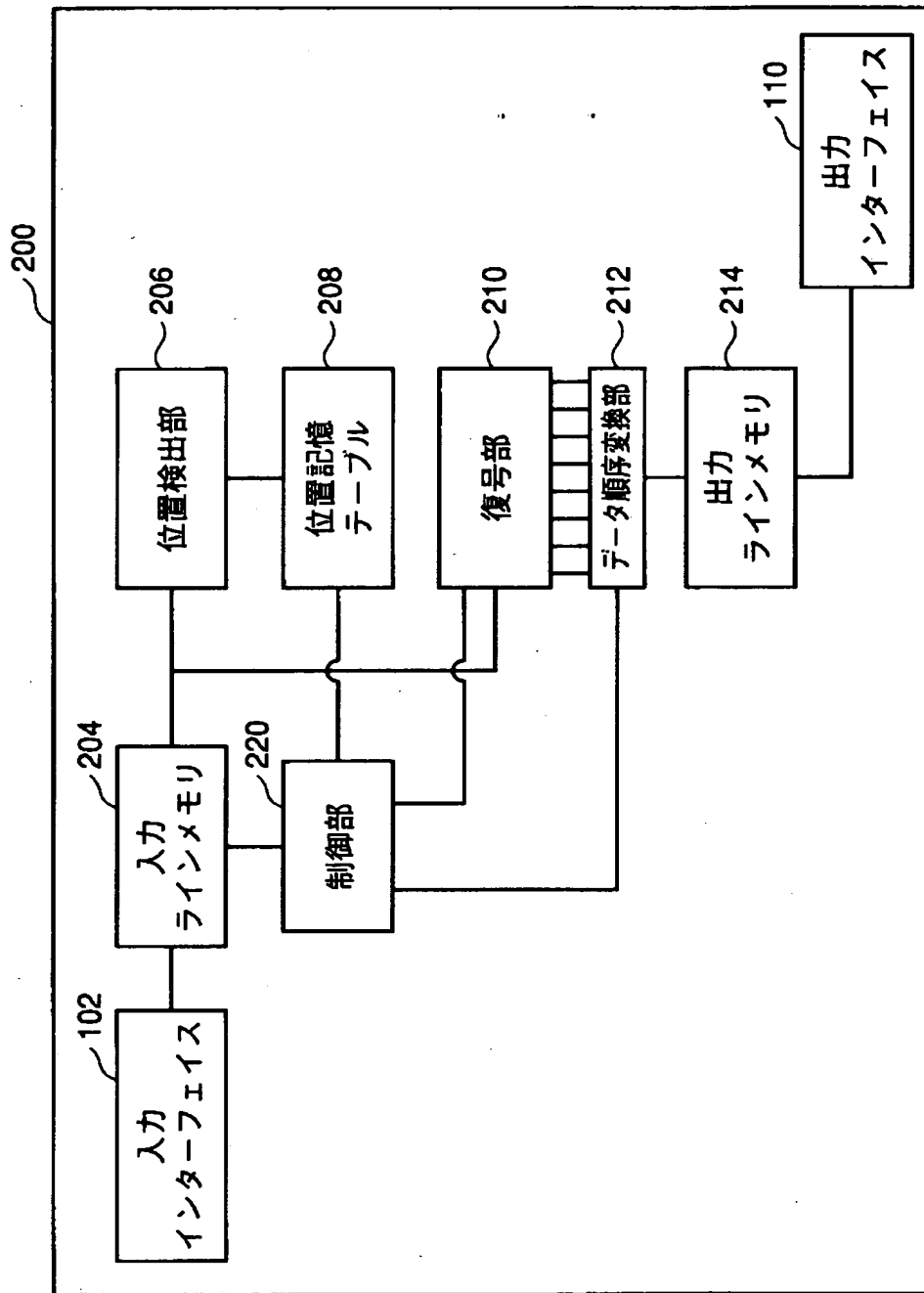
【図 3】



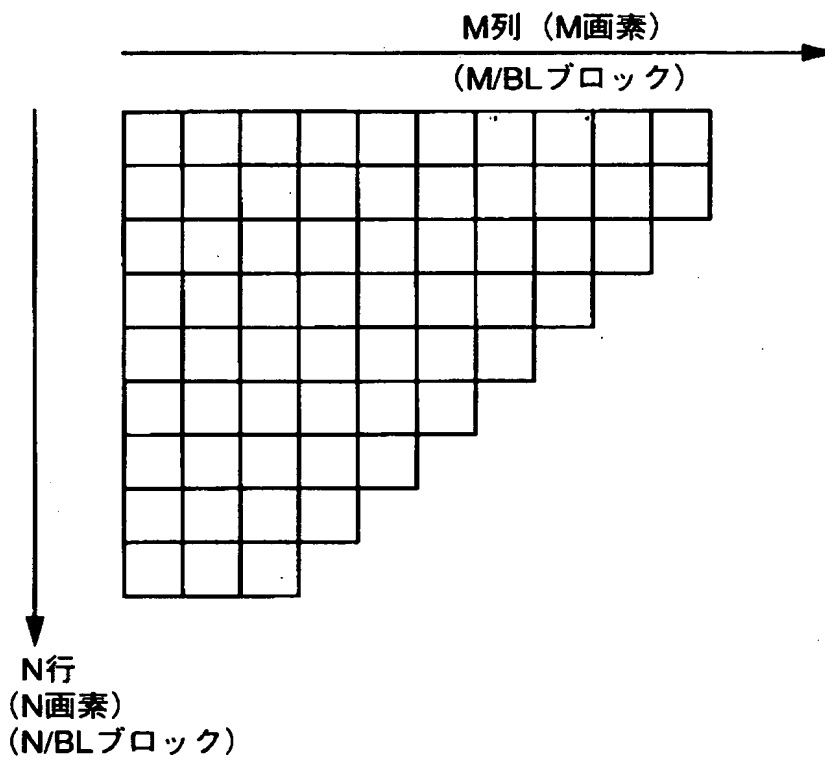
【図 4】



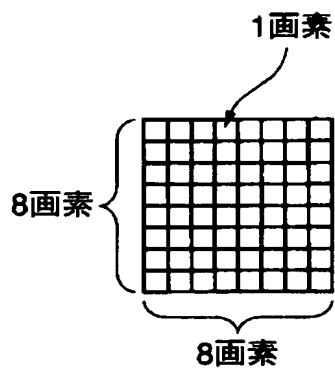
【図 5】



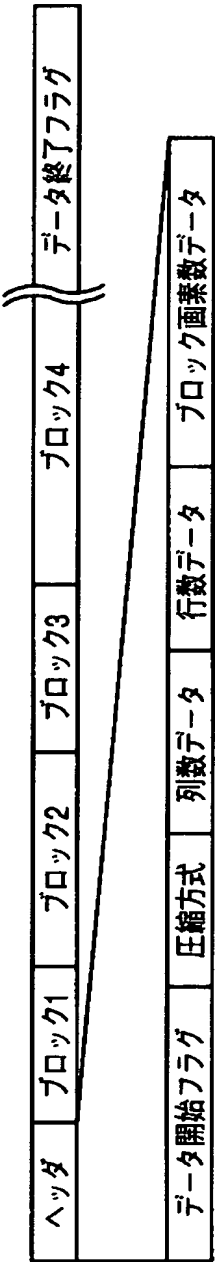
【図 6】



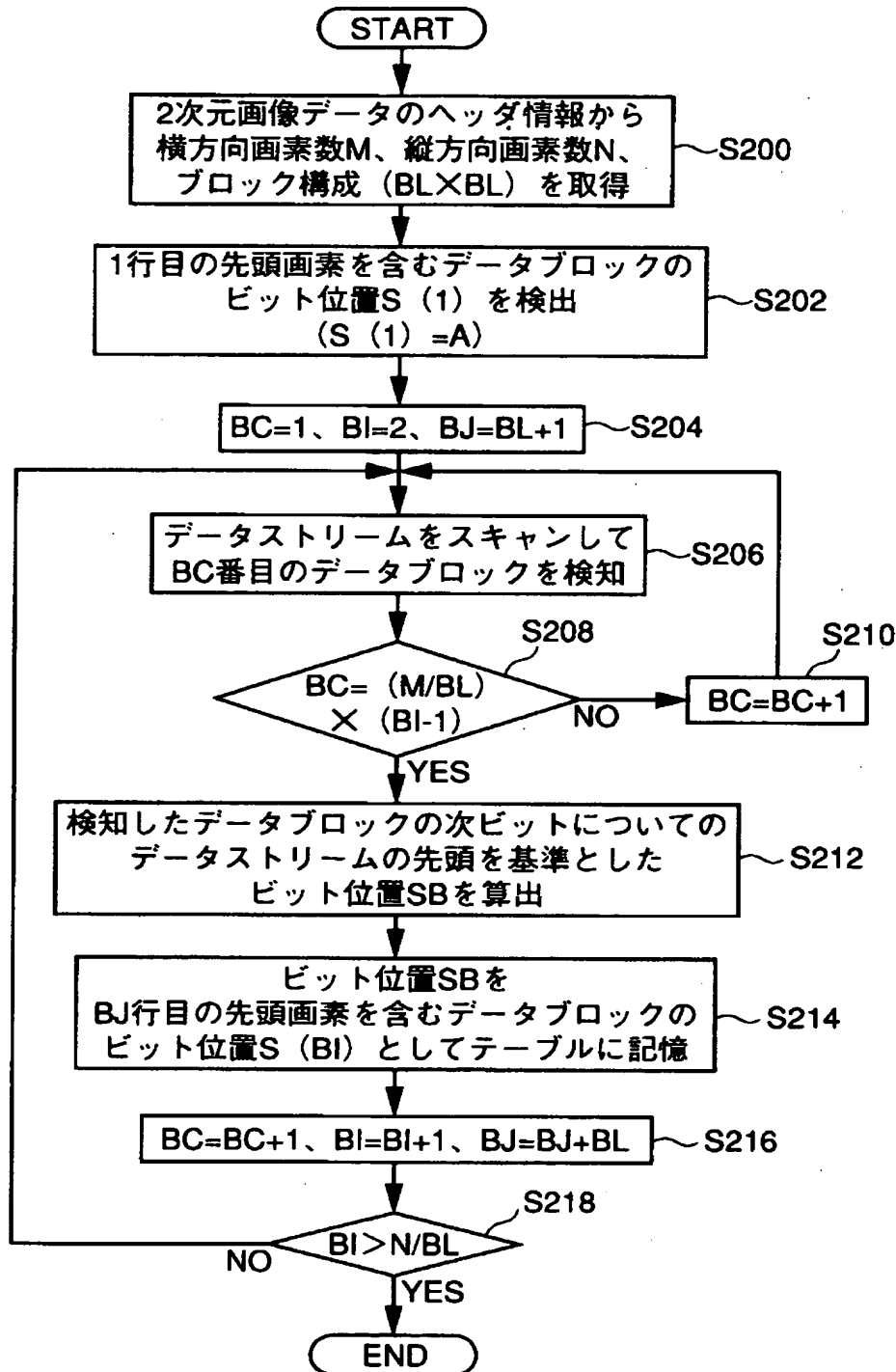
【図 7】



【図 8】



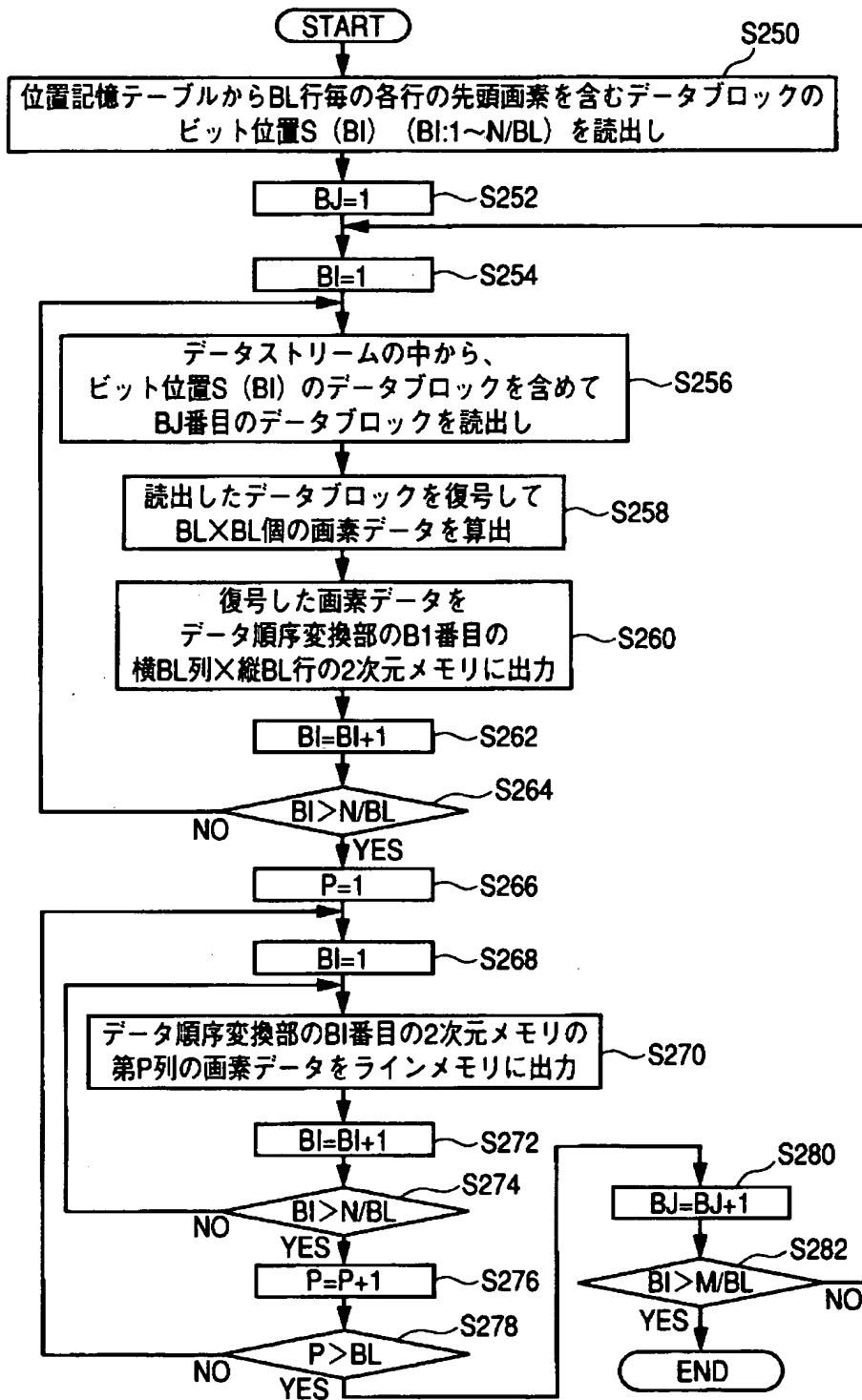
【図9】



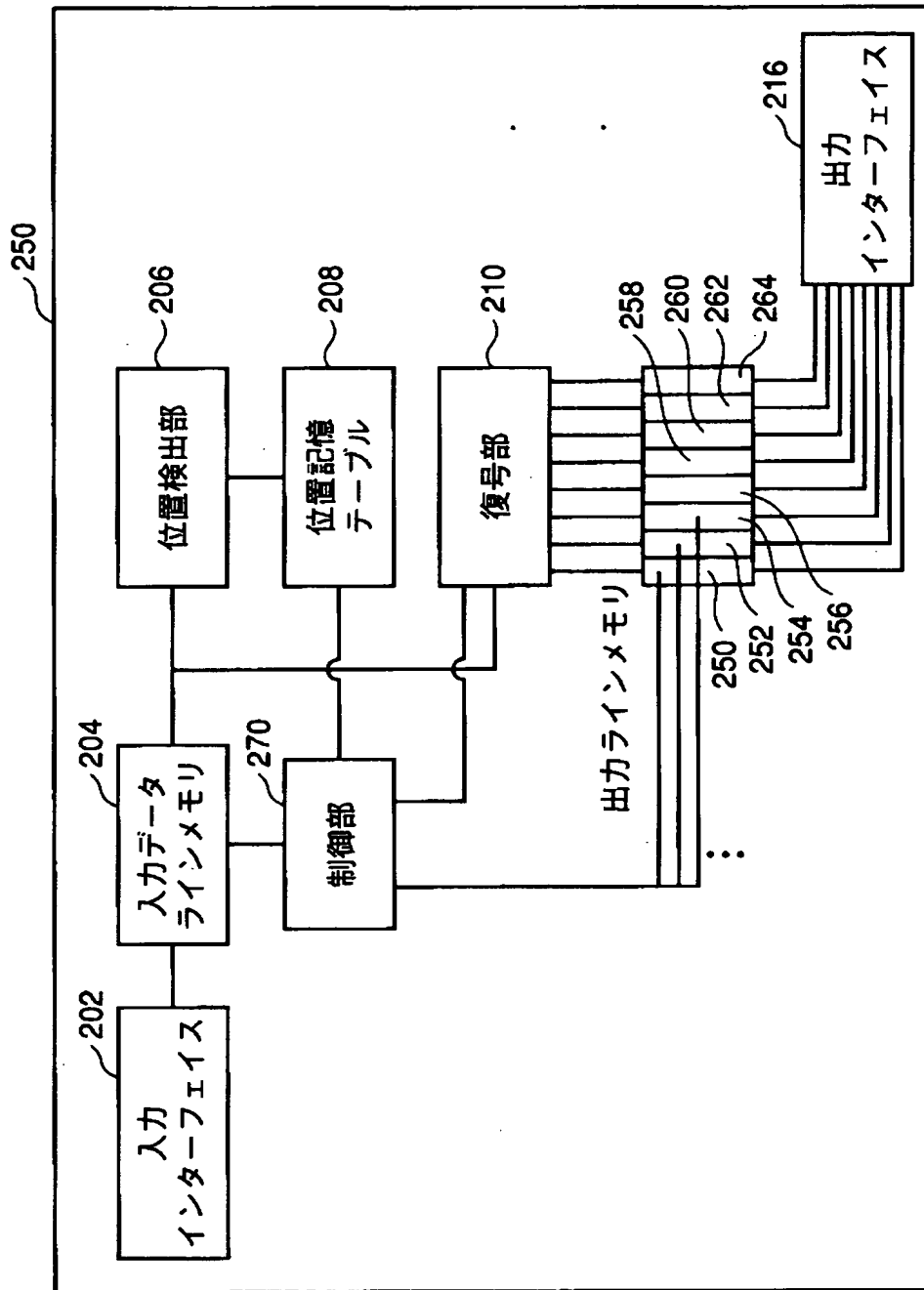
【図 1 0】

番号 BI	行数BJ (BL=8) (N=320)	位置情報 BJ行目の先頭画素を含む データブロックのビット位置 (データストリームの先頭基準)
1	1	S(1)=Aビット目
2	9	S(2)=Bビット目
3	17	S(3)=Cビット目
4	25	S(4)=Dビット目
...
BI	$(BI-1) \times 8 + 1$	S(BI)=Xビット目
...
40	313	S(40)=Yビット目

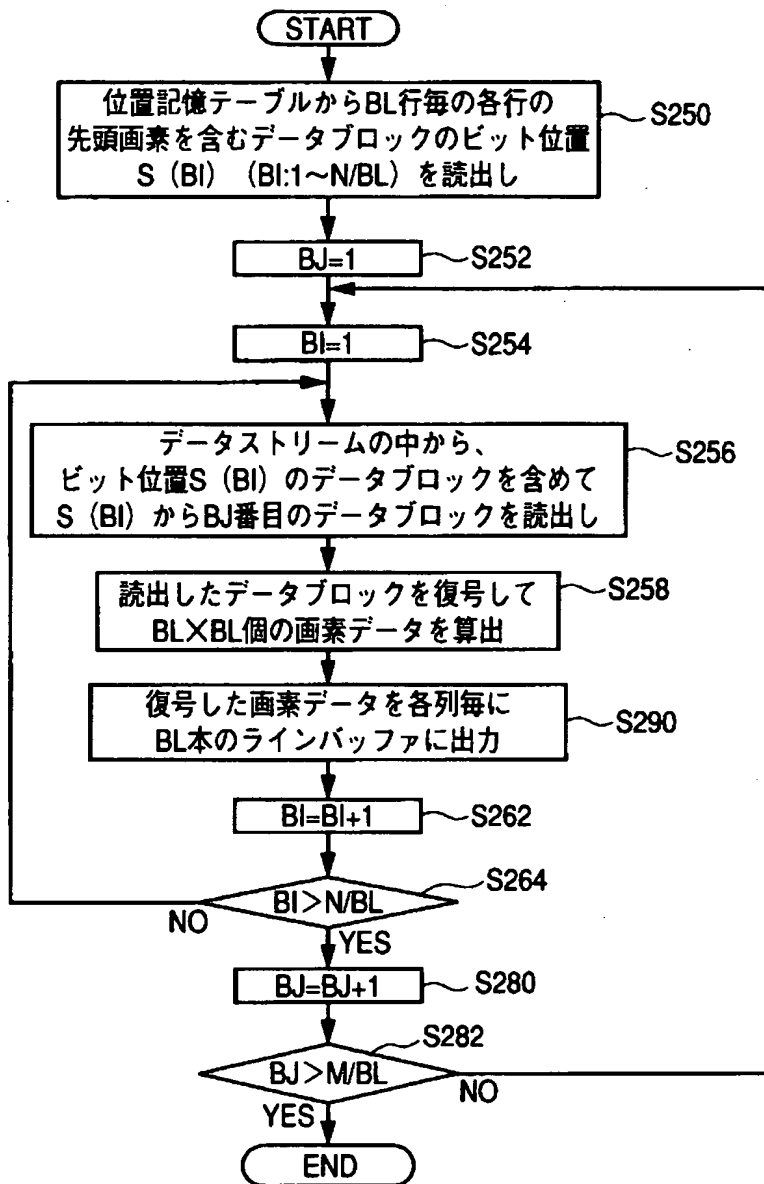
【図 1 1】



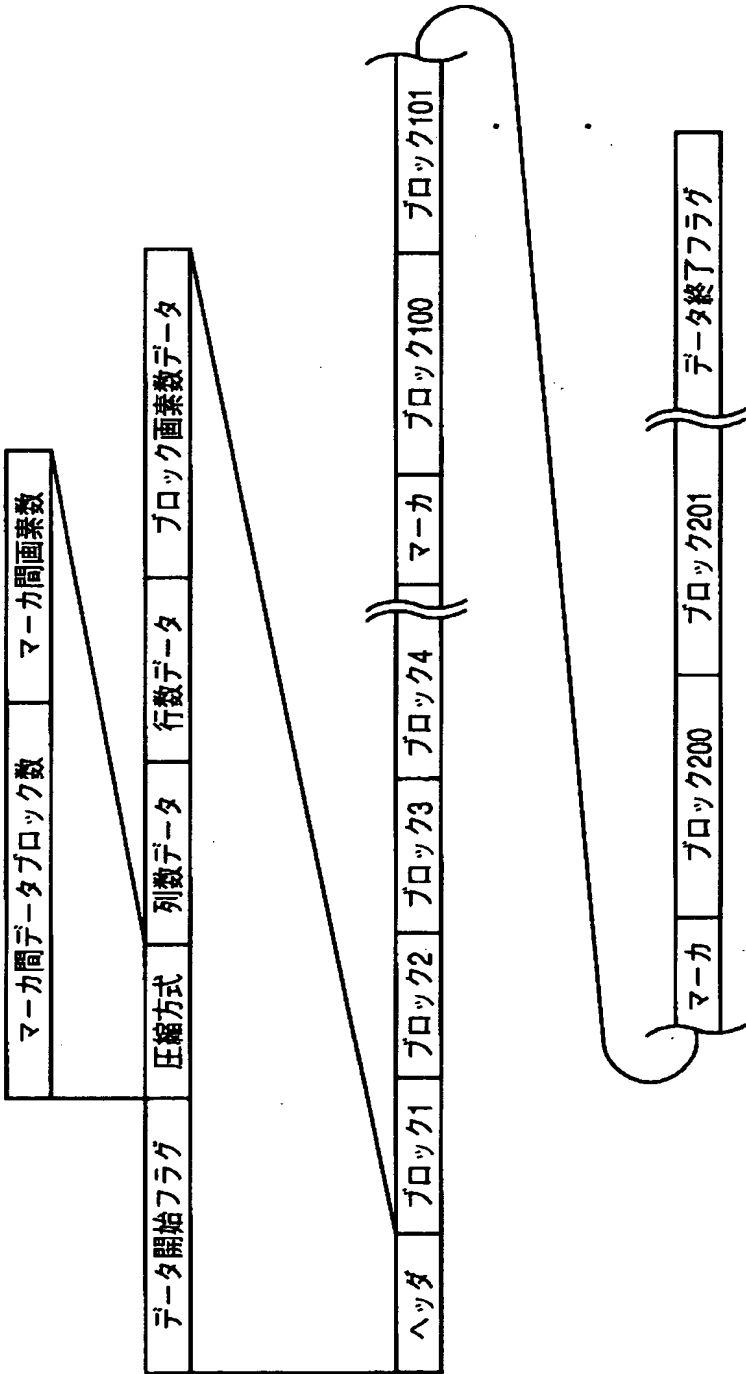
【図12】



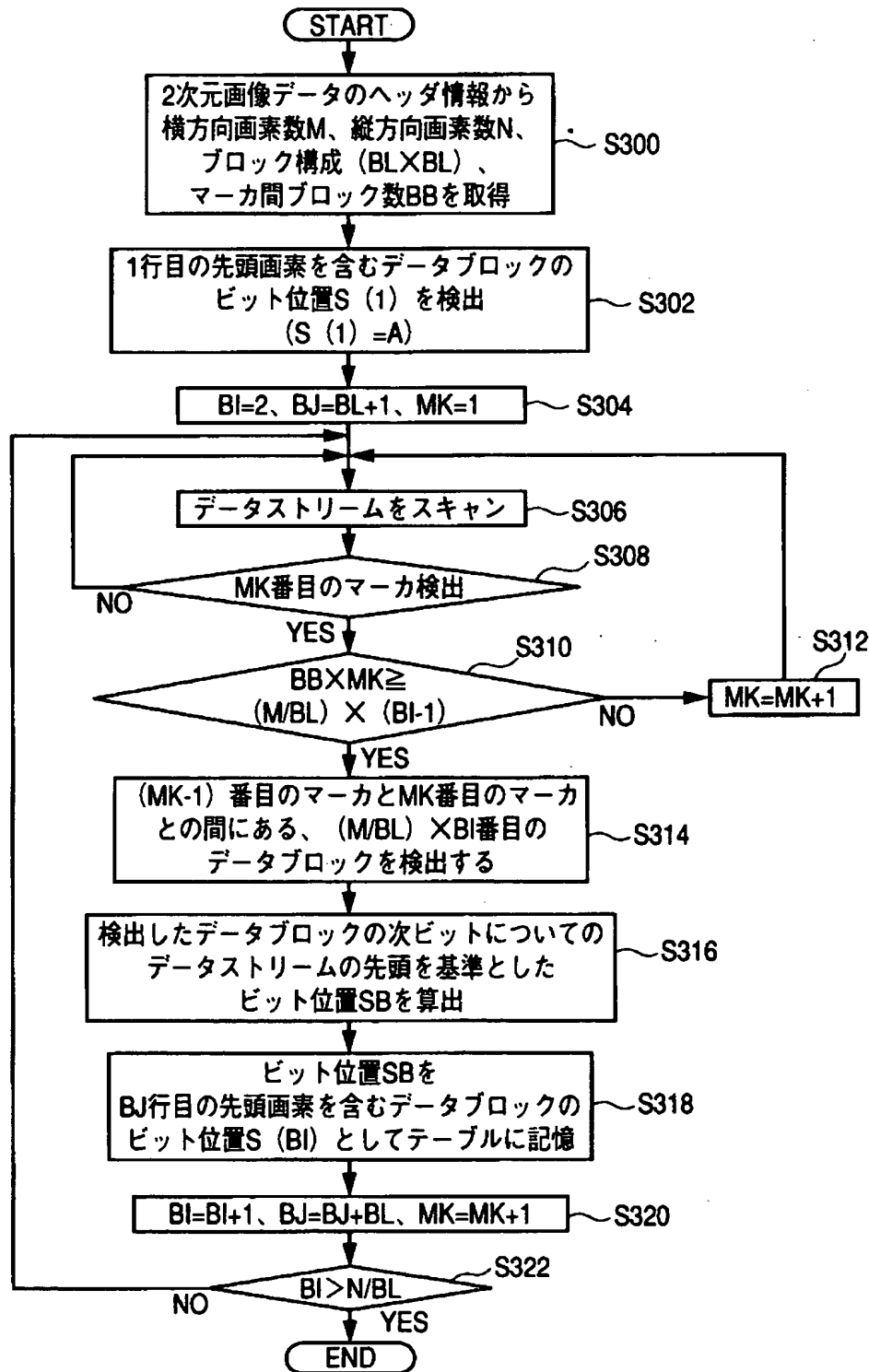
【図 13】



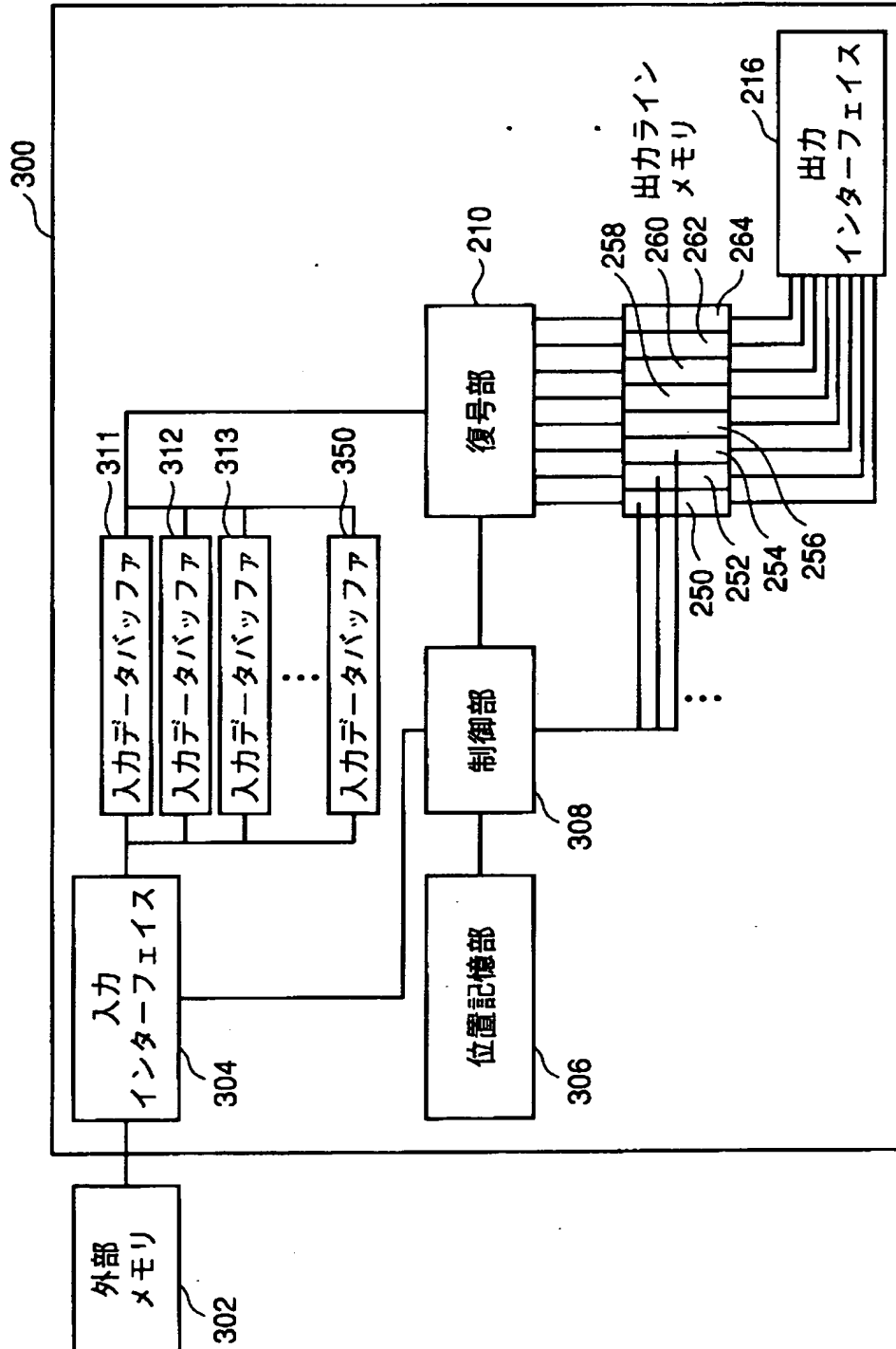
【図14】



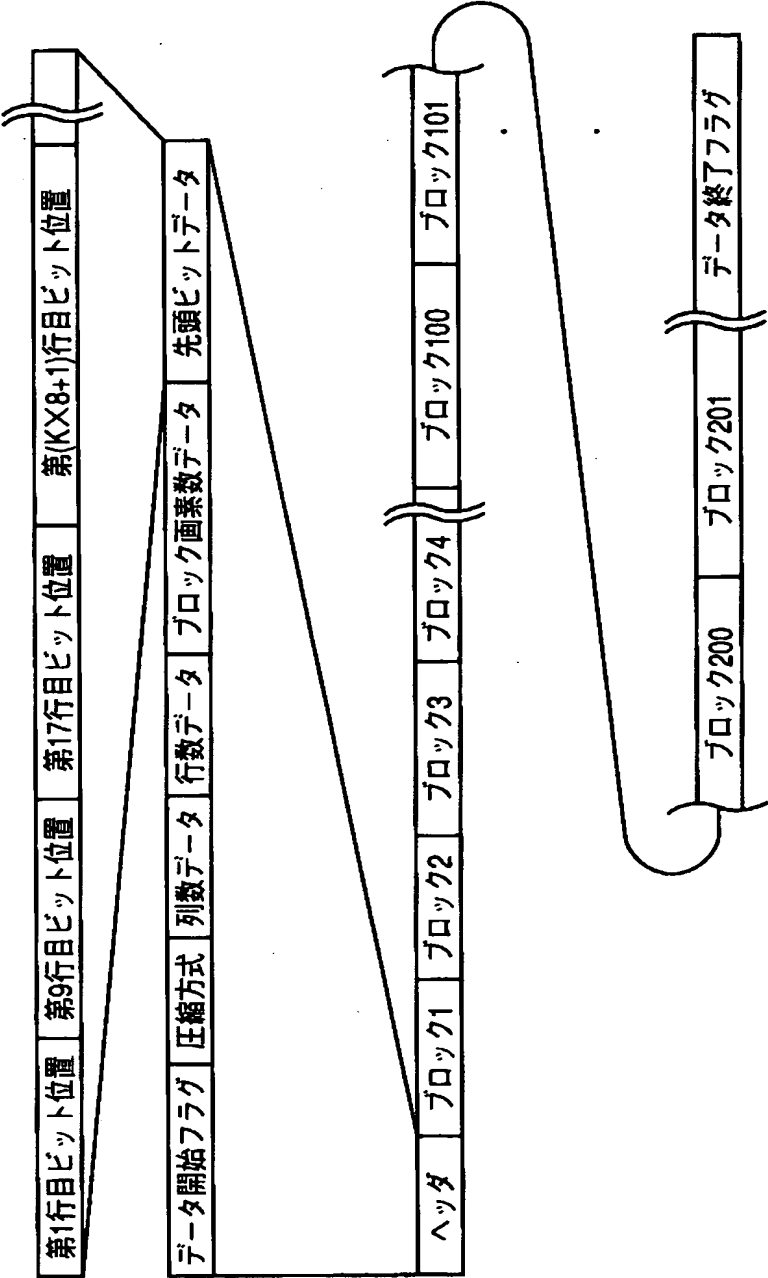
【図15】



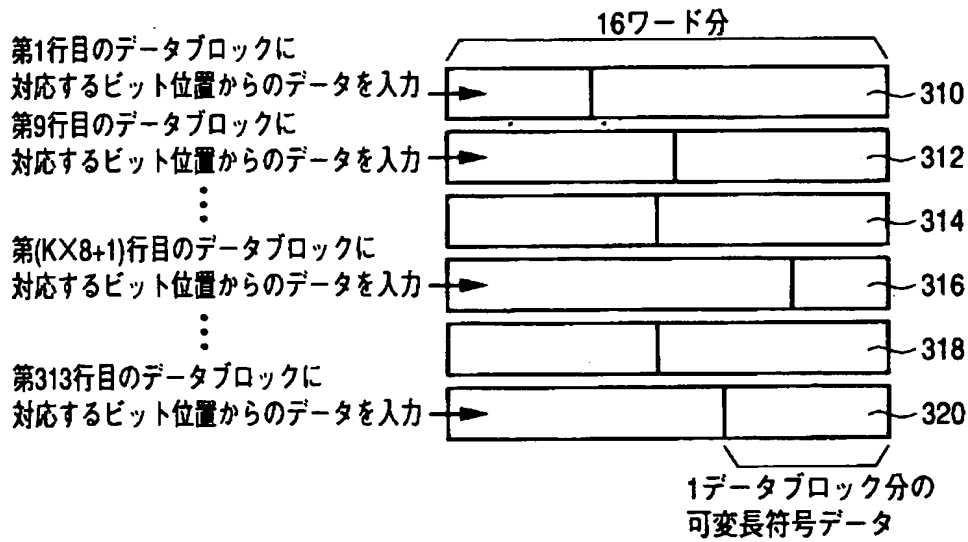
【図 16】



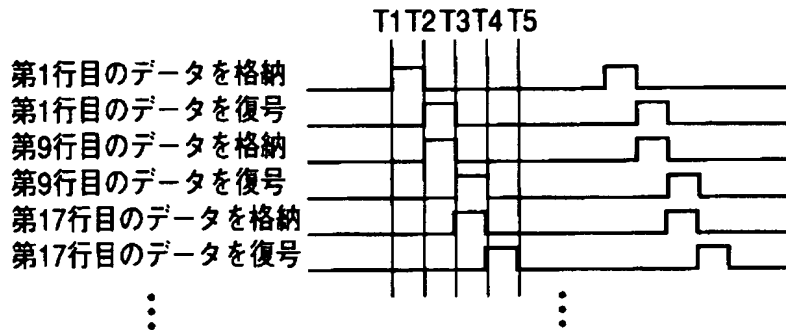
【図17】



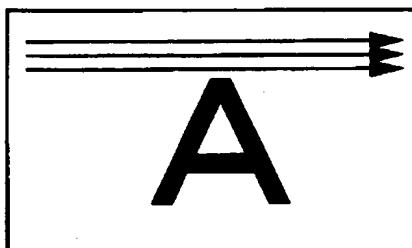
【図 1 8】



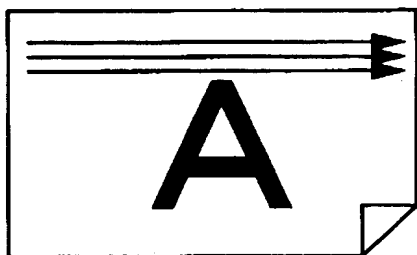
【図 1 9】



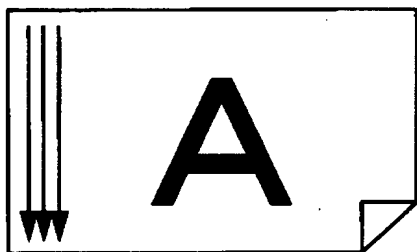
【図 2 0】



【図 2 1】



【図 2 2】



【書類名】 要約書

【要約】

【課題】 画像データにおける各画素の記憶位置を必要せずに、画素の並びを所定の方向に変換する。

【解決手段】 画像データ変換装置は、横M列×縦N行の画素からなる画像を表わす画像データを格納するラインメモリ104と、格納された画像データの中から、画像における横方向の画素数Mを表わすデータを検出する検出部と、格納された画像データの中から、先頭の画素データの位置からMの倍数分離れた位置の画素データを順次取出すことをN回繰返す処理を、先頭の画素データの位置を1個ずつずらしてM回繰返すデータ変換部106とを含む。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日
[変更理由] 新規登録
住 所 東京都千代田区丸の内2丁目2番3号
氏 名 三菱電機株式会社